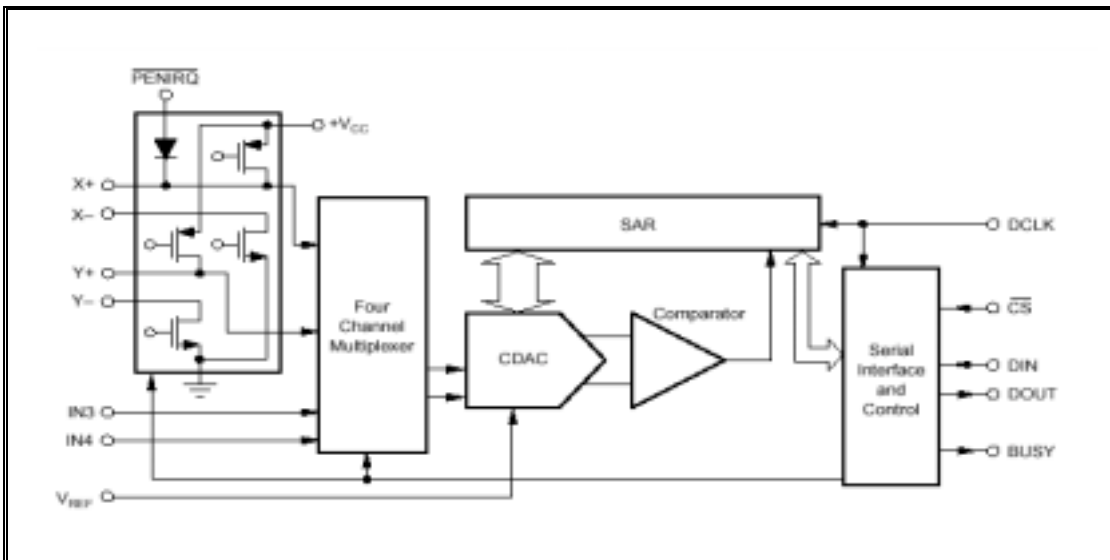


1.1 电路简介

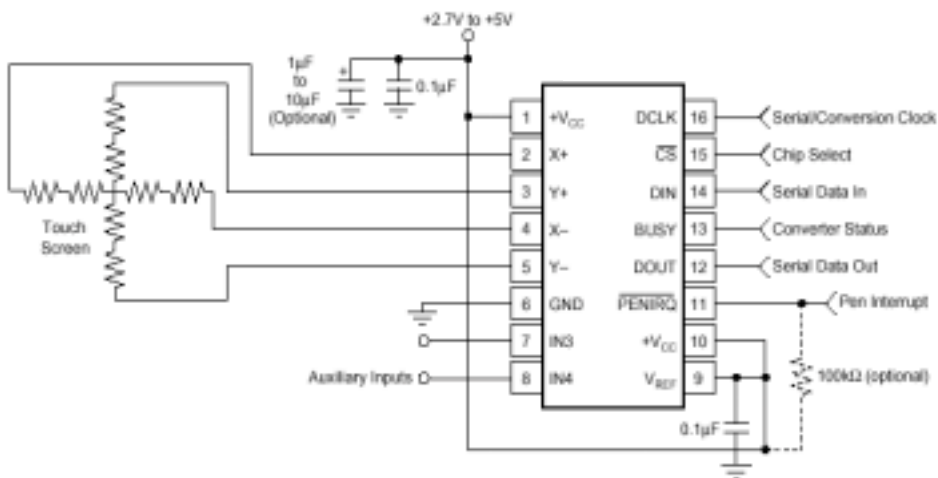
JST916 是四线电阻式触摸屏输入控制芯片。电路中包含触摸屏驱动电路和一个 12bit 电容分压式逐次比较型模数转换器 (SARADC)。ADC 具有同步串行数据接口, 最高数据转换速率是 125kHz, 允许电源电压 2.7V 到 5V。参考电压 (V_{ref}) 由外部输入, 可从 1V 到 V_{cc} 变动, 并且 V_{ref} 的值决定了 ADC 的输入范围。芯片内部不设晶振, 时钟从外部输入。典型工作条件是: 电源电压 3.3V, V_{REF} 2.5V, 时钟 2MHz。该芯片还有 Shutdown 模式, 使芯片在两次数据转换其间进入 Power-down 状态, 以节省功耗, 在该模式下功耗可降低至 0.5uW。通过编程还可以控制芯片的分辨率是 8bit 还是 12bit, 在 8bit 模式下转换速率可提高 2 倍。该芯片还具有两个附加输入端口, 可对其他外加电压进行转换。此芯片可用于 PDA、便携式工具、触摸屏控制器等等。

1.2 系统框图

JST916 的内部框图如:



JST916 系统框图如下:



1.2.1 引脚说明

管脚	名称	描述
1	+VCC	电源, 2.7V~5V
2	X+	X+输入, ADC 输入通道 1
3	Y+	Y+输入, ADC 输入通道 2
4	X-	X-输入
5	Y-	Y-输入
6	GND	地
7	IN3	附加输入 1, ADC 输入通道 3
8	IN4	附加输入 2, ADC 输入通道 4
9	Vref	参考电源输入
10	+VCC	电源, 2.7V~5V
11	PENIRQ	中断口 (外接 10k~100k 的上拉电阻)
12	DOUT	串行数据输出口。数据变化在时钟下降沿, CS 无效时, 输出高阻
13	BUSY	BUSY 输出口。CS 无效时, 输出高阻
14	DIN	串行数据输入口。CS 有效时, 数据锁存在时钟的上升沿
15	CS	片选信号。控制转换时间和使能串行输入和输出的寄存器
16	DCLK	外部时钟输入。控制 SAR 转换过程和同步串行输入和输出数据

1.3 各模块设计

外部四线电阻式触摸屏的部分参数: 等效电阻 X 方向约为 300Ω, Y 方向约为 600Ω, 等效电容约为 0.6n~1n。触摸屏可输出电压 0V~Vcc。最高点阵为 320X240。

JST916 整个系统核心是电容分压式 ADC (由 CDAC、比较器和 SAR 构成), 它完成将模拟输入信号转换成数字信号的任务, 串行接口和控制逻辑用来控制 SAR 的动作并将转换结果以串行数据的形式输出。CDAC 的输入待转换信号是由多路选择开关选择 X+, Y+, IN3, IN4 中的一个。X+, Y+ 分别对应于触摸屏的 X, Y 轴, IN3, IN4 是辅助输入端。整个系统可分为模拟和数字两个部分。模拟部分包括: SAR 型 A/D 转换器、触摸屏驱动电路、上电复位电路等。SARADC 中又包括比较器、电容开关网络、偏置电路等等。

数字部分包括: 串行数据接口和控制、SAR 控制电路等。以下分别对这两大部分中的各模块进行讨论, 其间涉及的电路图请参见附件一。

1.3.1 数字部分

数字部分提供了此芯片与外部微控制器或 DSP 的串行接口。每次完整的通讯有 3 次 8 个时钟组成。第一次 8 个时钟用来读入 8 位 Din 输入的控制字, 来控制 Multiplexer、Switch 以及参考电压 Vref 的输入。然后, 进行电压采样, 3 个时钟采样完毕后进入转换模式。下 12 个时钟完成模拟数字转换, 后面的转换忽略不计。数字部分还包括对内部电路时序的控制。

8 位控制字:

Bit 7 (MSB)	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0 (LSB)
S	A2	A1	A0	MODE	SER/DFR	PD1	PD0

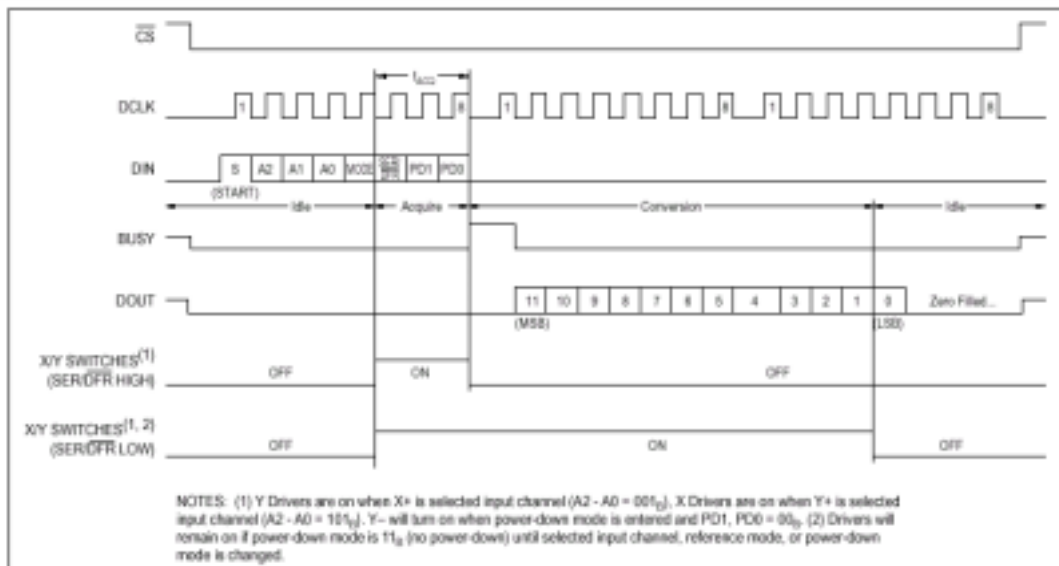
1. 数字接口与逻辑控制电路 (DigCtr):

功能定义:

- 接受同步串行输入的命令字, 并将转换结果串行输出
- 输出各模块 (SAR、Capswitch、bias、Compare、AnalogInput) 所需的控制信号

外部引脚:

名称	输入/输出	作 用
CLK	输入	外部时钟输入端
RSTb	输入	系统复位端, 低有效
CSb	输入	片选信号输入端, 低有效
DIN	输入	串行数据输入端
BUSY	输出 (三态)	工作状态输出端, 高有效
DOUT	输出 (三态)	串行数据输出端



2. 逐次比较寄存器 (SAR):

功能定义:

- 产生电容分配式 DAC 所需的数字接口信号
- 将比较结果串行送出
- 发出比较结束脉冲

外部引脚:

名称	输入/输出	作 用
CLK	输入	外部时钟输入端
RSTb	输入	系统复位端, 低有效

简要说明:

从上图中可以看出, 在第 5 个时钟的下降沿到第 8 个时钟的下降沿之间的三个时钟周期是对输入模拟电压进行采样的时间, 在这段时间内所有的电容网络控制开关 (C_SWn) 都为高电平。随后即开始 AD 转换的过程: 先将内部所有的寄存器清零, 然后电容网络控制开关从 MSB 到 LSB 依次送出高电平 (即在比较器的负端加上 $1/2^n V_{ref}$ 的电压), COMP 将比较器所得的结果 b_n 依次

送入，C_SWn 便将其结果依次保存下来，并由 AD_DATA 将结果 bn 串行送出。

通过外部复位 (RSTb)、片选信号变为无效或输入命令字的方式都会产生的清零脉冲，并启动一次 12bit 的转换。若 MODE=1，则在 8bit 转换完成后发出转换结束脉冲，否则，就在 12bit 转换完成后发出转换结束脉冲。

3. 模拟信号输入电路 (AnalogInput)

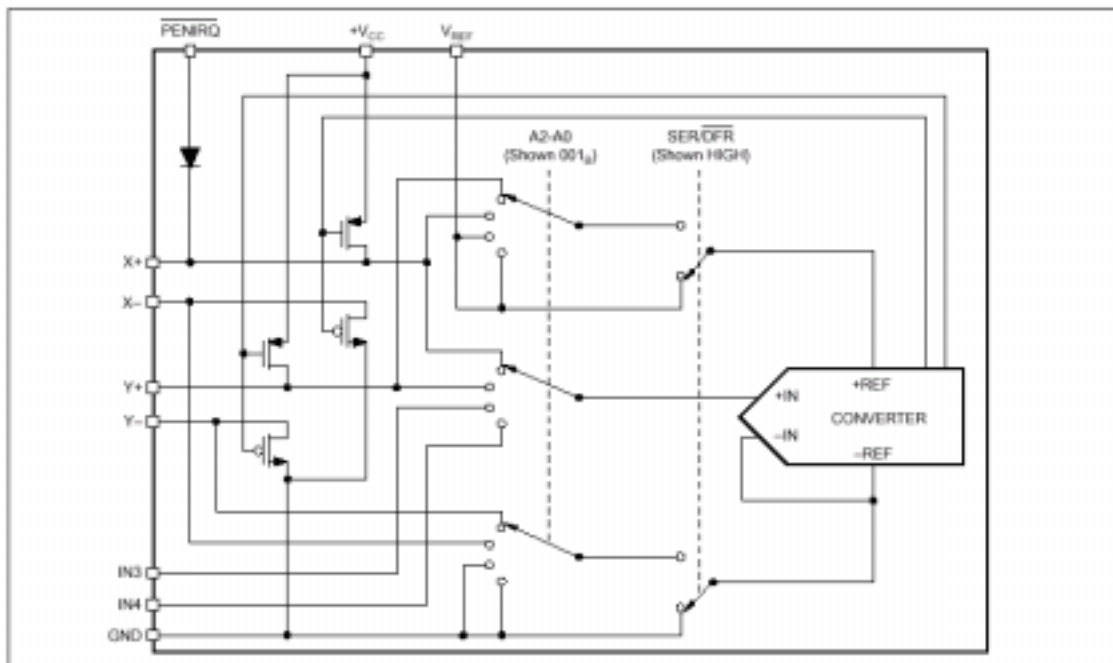
功能定义：

- 切换不同的工作方式
- 选择不同的输入通道和参考电压源

外部引脚：

名称	输入/输出	作 用
IN3	输入	附加输入通道一
IN4	输入	附加输入通道二
REF	输入	参考电压源输入端
X+	输入	X 通道正相输入端
X-	输入	X 通道负相输入端
Y+	输入	Y 通道正相输入端
Y-	输入	Y 通道负相输入端

内部框图：



简要说明：

本模块以译码电路、组合逻辑电路和 MOS 开关管为主。

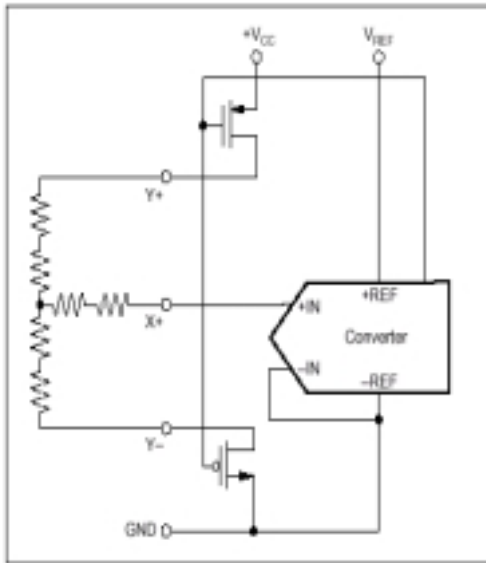
(1) 几种不同工作方式的解释:

a) Auto-Power-Down 与 Full-Power

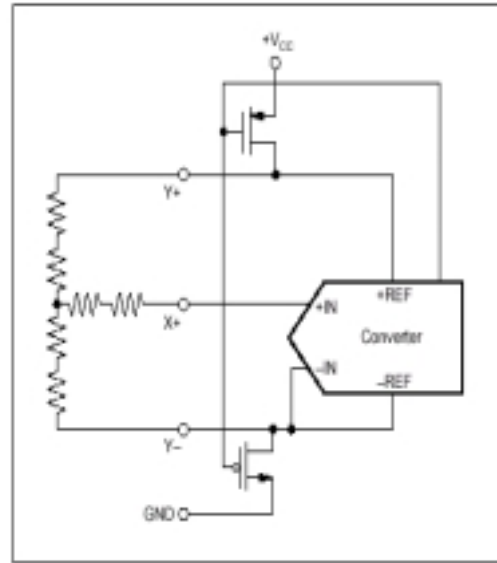
这是两种不同的功耗模式。Auto-Power-Down 模式 (PD1=0) 在转换的间隙会闭合各开关管已达到减小功耗的目的; 而 Full-Power (PD1=1) 模式则只要片选信号一旦有效, 各相应的开关管即会打开, 在转换的间隙也不闭合。

b) Single-Ended Mode 与 Differential Mode

这是两种不同的测量输入电压的模式。Single-Ended 模式下, 比较器的参考电压源一直是 V_{REF} 和 GND; 但在 Differential 模式下, 比较器的参考电压源 $X+$ 和 $X-$ 或者 $Y+$ 和 $Y-$, 其电压值接近于 V_{CC} 和 GND。这样其测量范围和精度可随着电源电压的变化而变化。从下面的两个附图可较明显的看出这一点。



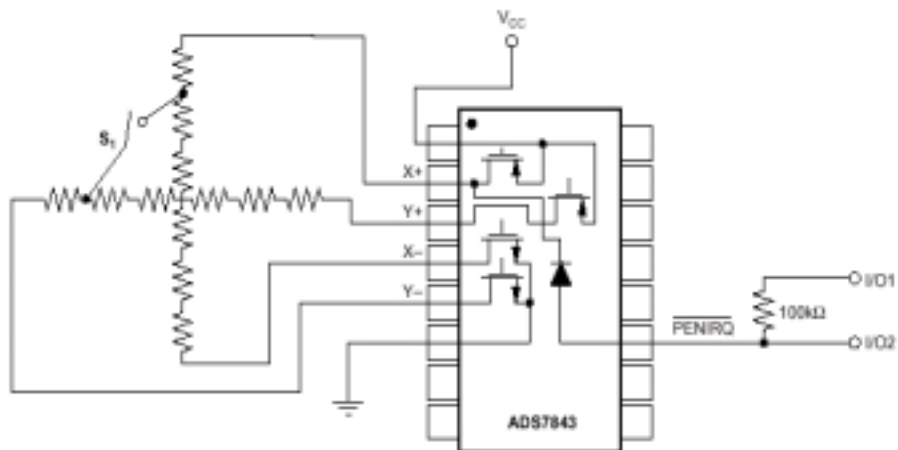
Single-Ended Mode



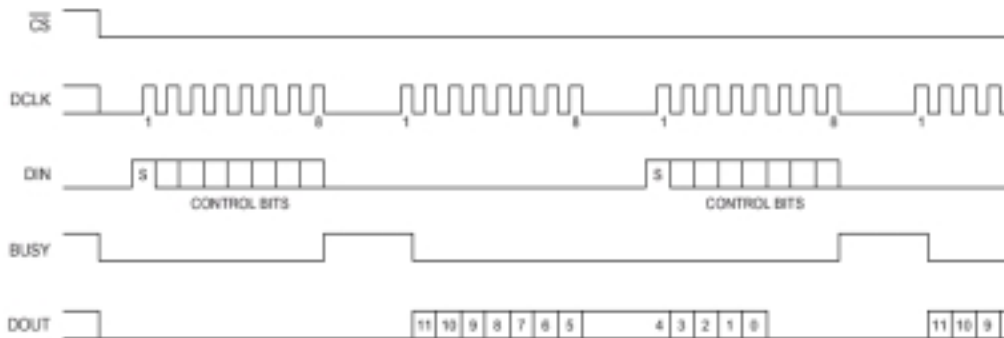
Differential Mode

c) PENIRQ Enable 与 PENIRQ Disenable

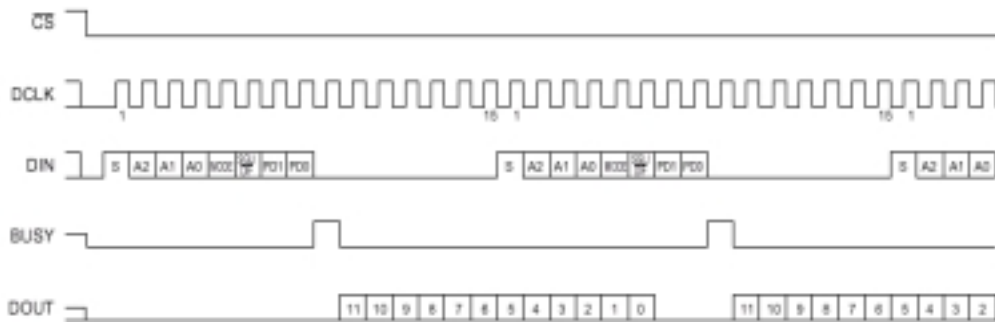
PENIRQ 指的是对外部发出中断信号, 当时, 其原理图应如下所示:



I/O1、I/O2 是外部单片机的两个引脚，其中 I/O1 为输出脚，I/O2 为输入脚。平时 I/O1 输出高点平，JST916 的 Y-开关导通，此时 I/O2 为高电平，单片机处于 Sleep Down 状态。若有笔接触到触摸屏，相当于 S1 闭合，则在 PENIRQ、X+、Y-、GND 之间形成了一条直流通路，I/O2 端被拉成低电平，此引脚上的电平跳变使单片机从 Sleep Down 状态中被唤醒。单片机再对 JST916 发出控制命令，让其进入工作状态。因此就意味着在不工作时，Y-开关始终处于导通态。为了保证 PENIRQ 不会对内部电路带来影响，在芯片工作期间，要把 PENIRQ 接低电平。



16Clock per cycle



15Clock per cycle

1.3.2 模拟部分

1. 触摸屏驱动电路

功能指标:

- 1) 为外部电阻式触摸屏提供电流驱动，并输入采样电压信号。为保证外部电阻的线性变化，要求驱动管的等效电阻要小于 5Ω 。
- 2) 根据外部控制字的要求，可进行 SER/DFR 的切换，并且提供 V_{ref} 电压。

2. CDAC

功能指标:

- 1) 电容分压式 DAC，将逐次逼近寄存器（SAR）输出的数字信号转换成模拟的电压量，输出到比较器与输入待测电压比较。

- 2) 采用电容分压式结构。
- 3) 在本设计中 CDAC 有两种工作模式：Single-ended 和 Differential mode。在这两种工作模式下 REF 的接法有所不同。Single 模式下 REF 接 Vref 和 GND, Differential 模式下 REF 接 Y+, Y-或 X+, X-。采用 Differential 模式的好处是能避免图中两个开关管导通电阻带来的误差。

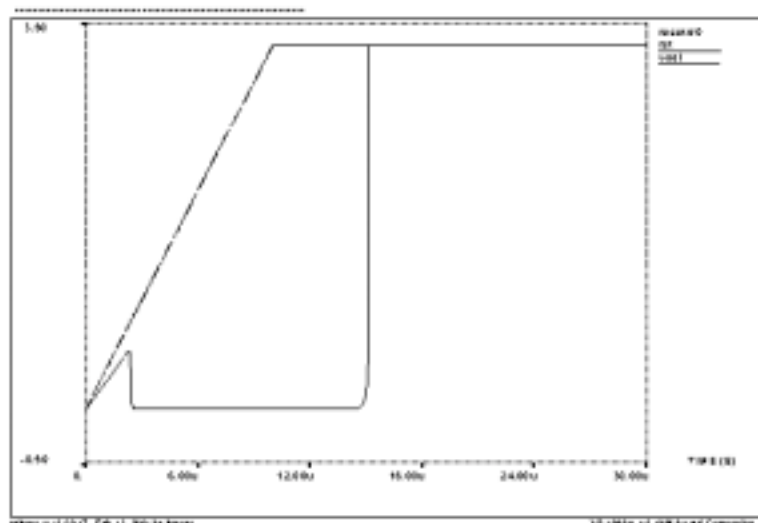
3. 比较器

功能指标：

- 1) 比较器是逐次比较型 ADC 中重要的电路单元。由于本设计中 ADC 是 12 位的，典型应用情况下 REF 是 2.5V，因此比较器最小必须能分辨 $2.5/4096=610\mu\text{V}$ 的电压。考虑到非理想情况及留裕量的需要，要求比较器最小能分辨 LSB/4 的电压即 $152\mu\text{V}$ 。这个要求也规定了比较器的失调不能大于 $152\mu\text{V}$ 。由 ADC 的工作原理可知，一个时钟周期转换 1 位数据，因此要求比较器最慢应能在半个时钟周期内完成比较。典型应用下时钟为 2MHz，故比较器的比较时间应不低于 250ns。
- 2) 比较器是整个 ADC 电路中消耗电流较大的部分，减小比较器的功耗对减小整个芯片的功耗很有意义。本设计中的比较器具有 Power Down 功能，即在 Power Down 信号有效时，比较器偏置电路的栅极被拉到电源，比较器停止工作。一般在两次数据转换的中间 Power Down 信号有效，以节省功耗。

4. 上电复位

功能指标：在上电的时间，产生复位信号，低有效。



从上图可以看到，在电源上升的过程中，reset 信号为低，在电源稳定后 5us 后，reset 由低变高，产生复位信号。