

FMステレオ復調回路

μ PC1161C3はホームステレオFMチューナ用として開発されたFMマルチプレックス復調用の半導体集積回路です。内部回路はステレオ復調回路、ランプドライバ回路、入力信号レベルを入力抵抗により可変設定できる入力段プリアンプ回路及びPLLを構成するVCO(Voltage Controlled Oscillator)、位相比較器、LPF(Low Pass Filter)、分周回路、DCアンプより成り立っています。またパイロット信号に同期して動作するステレオモノラル自動切換え及び外部からの強制切換え回路、VCO強制ストップ回路等が内蔵されています。

構成

- 入力段プリアンプ部
- PLL部 (VCO, 位相比較器, LPF, 分周回路, DC-AMP)
- ステレオ復調部
- 出力段ポストAMP部
- ステレオランプドライバー部
- ステレオモノラル, VCOストップスイッチ部

特徴

- PLL方式の採用により、外付部品の低減及び調整工数の軽減ができます。
- モノラルひずみ モノラル入力時の回路ひずみは新回路構成の採用により大幅に改善されています。

f=1 kHz, T.H.D.=0.02 % TYP.
f=10 kHz, T.H.D.=0.03 % TYP.
- ステレオひずみ ステレオ入力時の回路ひずみは新回路構成により極めて小さく、特に高域でのひずみを改善いたしました。

f=1 kHz (L+R) T.H.D.=0.02 % TYP.
f=10 kHz (L or R) T.H.D.=0.06 % TYP.
f=10 kHz (L+R) T.H.D.=0.12 % TYP.
- 電圧利得 NF方式のプリアンプを内蔵し、回路利得は入力端子に接続する抵抗により自由に設定できますので広範囲の入力信号レベルに適用できます。

入力抵抗47 k Ω , A_v=13 dB TYP.
- ステレオランプ感度 ステレオ・ランプ入力感度はプリアンプの電圧利得の選択に応じて設定することができます。

入力抵抗47 k Ω , ランプONパイロットレベル=12 mVr.m.s. TYP.
- 分離度 外付けVRにより分離度の微調整ができ分離度特性良好です。

f=1 kHz, Sep=55 dB TYP.
- 出力回路 出力段にポストAMPを内蔵して回路ひずみの低減化をはかるとともに高出力を得ています。又、外付部品の定数により電圧利得の加減ができます。

V _{O OUT} =1.5 Vr.m.s. TYP. 300 mV入力時
V _{O OUT} =3.5 Vr.m.s. TYP. 700 mV入力時
- ステレオモノラル切換え回路 ステレオモノラル切換えは自動切換え及び外部からの強制切換えが可能であり、新回路の採用により切換え時のショック音は大幅に軽減されています。

ステレオモノラル自動切換え=ステレオモノラル切換え動作とステレオ・ランプは完全に同期しています。

説明書本文参照 : T100-25

ステレオ-モノラル強制切換
端子16にDC電圧を印加することにより、強制的にモノラル動作となり、手動及びIF段からのミュートング電圧等によりステレオ-モノラル切換えが可能です。

モノラル・レベル $5 \geq V_{16} \geq 1.6 \text{ V}$

- VCO STOP 端子16を電源ラインに接続するだけで、強制的にVCOの発振動作を停止させますので、AM受信時のVCOの悪影響を防止できます。

VCO STOPレベル $V_{CC} \geq V_{16} \geq 7 \text{ V}$.

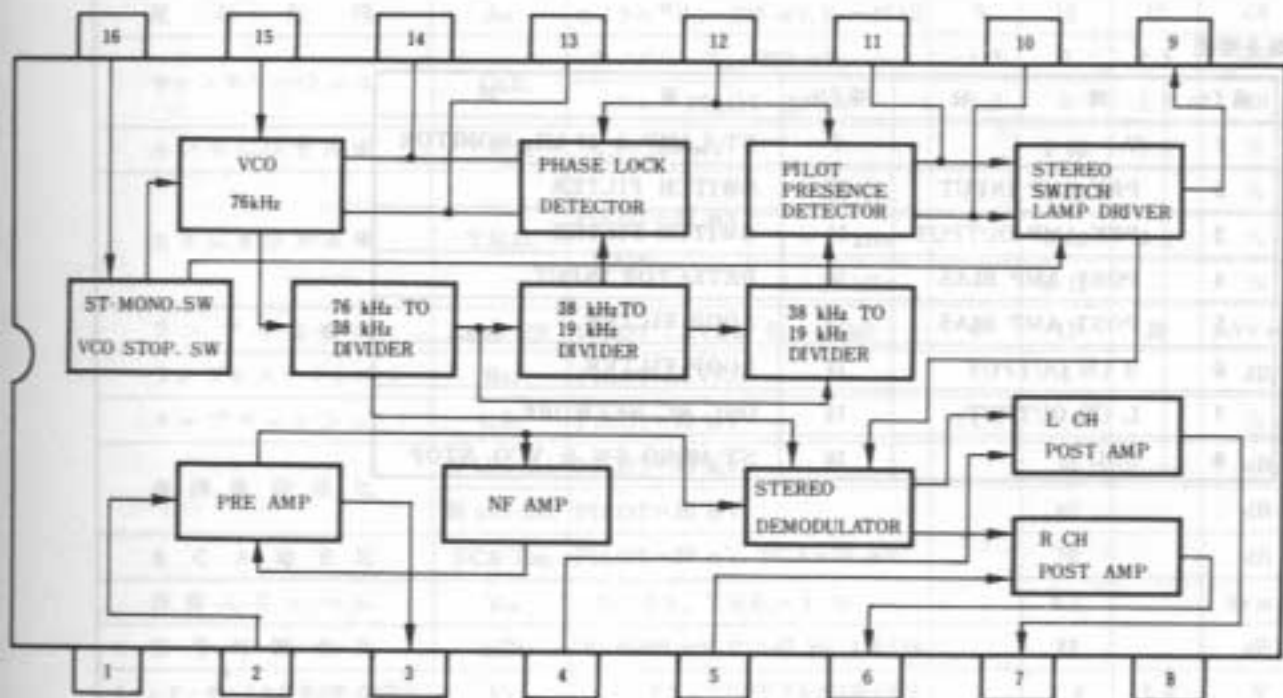
- VCOモニター VCOフリーラン周波数設定時、ランプ端子9にVCOを分周した19 kHz信号が取り出されていますので、モニター信号検出として、直接周波数カウンター接続の使用ができます。

- S/N 比 新回路の採用と製造拡散プロセスの改善によりS/N比の向上と安定度が図られています。
S/N比=82 dB TYP.

- 許容入力レベル 許容入力レベルは基準入力300 mVに対して200 %UP以上の入力に対して考慮を払い、広い入力レンジに対して低ひずみを確認しました。

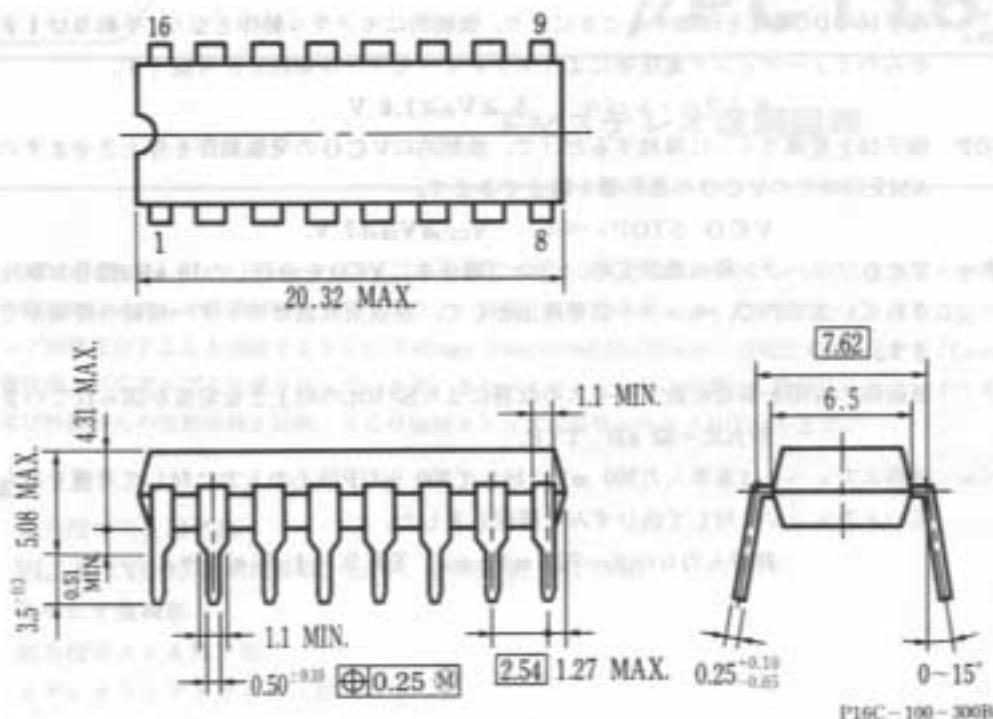
許容入力レベル=700 mVr.m.s. T.H.D.=1 %モノラル

等価ブロック図



※ 本製品は、ICチップの製造工程において、一部のピンに電圧を印加することにより、強制的にモノラル動作となり、手動及びIF段からのミュートング電圧等によりステレオ-モノラル切換えが可能です。

16ピン・プラスチック DIP (300 mil) 外形図(単位: mm)



端子接続

端子No.	接 続	端子No.	接 続
1	Vcc	9	ST LAMP & 19 kHz MONITOR
2	PRE AMP INPUT	10	SWITCH FILTER
3	PRE AMP OUTPUT	11	SWITCH FILTER
4	POST AMP BIAS	12	DETECTOR INPUT
5	POST AMP BIAS	13	LOOP FILTER
6	R CH OUTPUT	14	LOOP FILTER
7	L CH OUTPUT	15	OSC. RC NETWORK
8	GND	16	ST-MONO SW & VCO STOP



絶対最大定格 (Ta=25 °C)

項目	略号	定 格	単 位
電源電圧	V _{CC}	15	V
ランプ電流	I _L	75	mA
パッケージ許容損失	P _D	400*	mW
動作温度	T _{amb}	-20~+70	°C
保存温度	T _{stg}	-40~+125	°C

* Ta=70°C

推奨動作範囲 (Ta=25 °C)

項目	略号	MIN.	TYP.	MAX.	単 位
電源電圧	V _{CC}	9	12	15	V

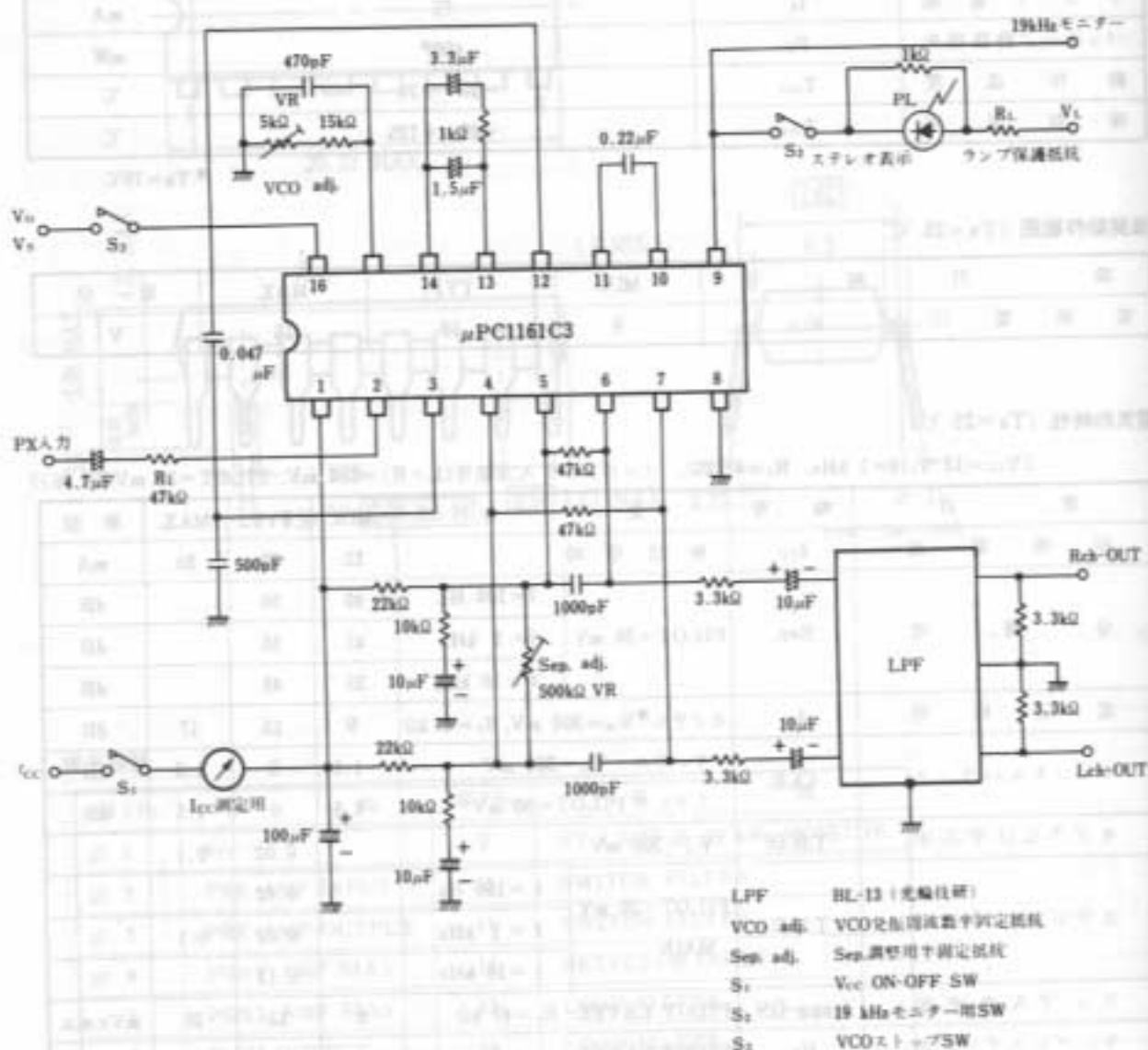
電気的特性 (Ta=25 °C)

(V_{CC}=12 V, f=1 kHz, R₁=47 kΩ, コンポジット入力信号(L+R)=270 mV, PILOT=30 mV(10%))

項目	略号	条 件	MIN.	TYP.	MAX.	単 位	
回路電流	I _{CC}	無信号時	12	20	30	mA	
分離度	Sep.	PILOT=30 mV	f=100 Hz	40	50		dB
			f=1 kHz	45	55		dB
			f=10 kHz	35	45		dB
電圧利得	A _v	モノラル*V _{in} =300 mV, R ₁ =47 kΩ	9	13	17	dB	
チャンネルバランス	C&B.	モノラル V _{in} =300 mV	-1.5	0	1.5	dB	
		ステレオ PILOT=30 mV	-1.5	0	1.5	dB	
モノラルひずみ率	T.H.D.	V _{in} =300 mV		0.02	0.1	%	
ステレオひずみ率	T.H.D.	PILOT=30 mV MAIN	f=100 Hz		0.02		%
			f=1 kHz		0.02	0.1	%
			f=10 kHz		0.12		%
ランプ入力感度	Lamp-ON	PILOT LEVEL R ₁ =47 kΩ	6	12	20	mVr.m.s.	
ランプヒステリシス	H _y .	PILOT LEVEL		6		dB	
キャプチャレンジ	C.R.	PILOT=30 mV	±1.5	±3		%	
高周波抑圧比	19 kHz-Rej.	PILOT=30 mV		35		dB	
	38 kHz-Rej.	PILOT=30 mV		45		dB	
S C A 除去比	SCA-Rej.	PILOT=30 mV, SCA=30 mV		70		dB	
許容入力レベル	V _{IN}	モノラル, T.H.D.=1%		0.7		Vr.m.s.	
信号対雑音比	S/N	V _{in} =300 mV, R ₁ =47 kΩ, LPF後		82		dB	
ステレオ-モノラル切替SW-ON電圧	V _S	ステレオランプの消灯する#16端子電圧		1.4	1.6	V	
VCO STOP電圧	V _O	VCOが停止する#16端子電圧	7		V _{CC}	V	

- * A_vは出力レベルをIC出力端子で測定したものです。
- A_vはR₁によって設定可能で、入力インピーダンスはR₁となります。

電気的特性測定回路 (Top View)



注意事項

1. VCO の温度保障するために15番端子に外付するコンデンサはスチロール・コンデンサを使用して下さい。
2. VCO 発振周波数調整はS₂ Openにし、9番端子の19 kHzモニターにカウンターを接続し、15番端子に接続されている半固定抵抗 VCO adj.を可変して設定して下さい。カウンター接続時にはS₂は閉じないで下さい。
3. Sep.調整は4番、5番間に接続されている半固定抵抗Sep. adj.を可変して最良点に設定して下さい。

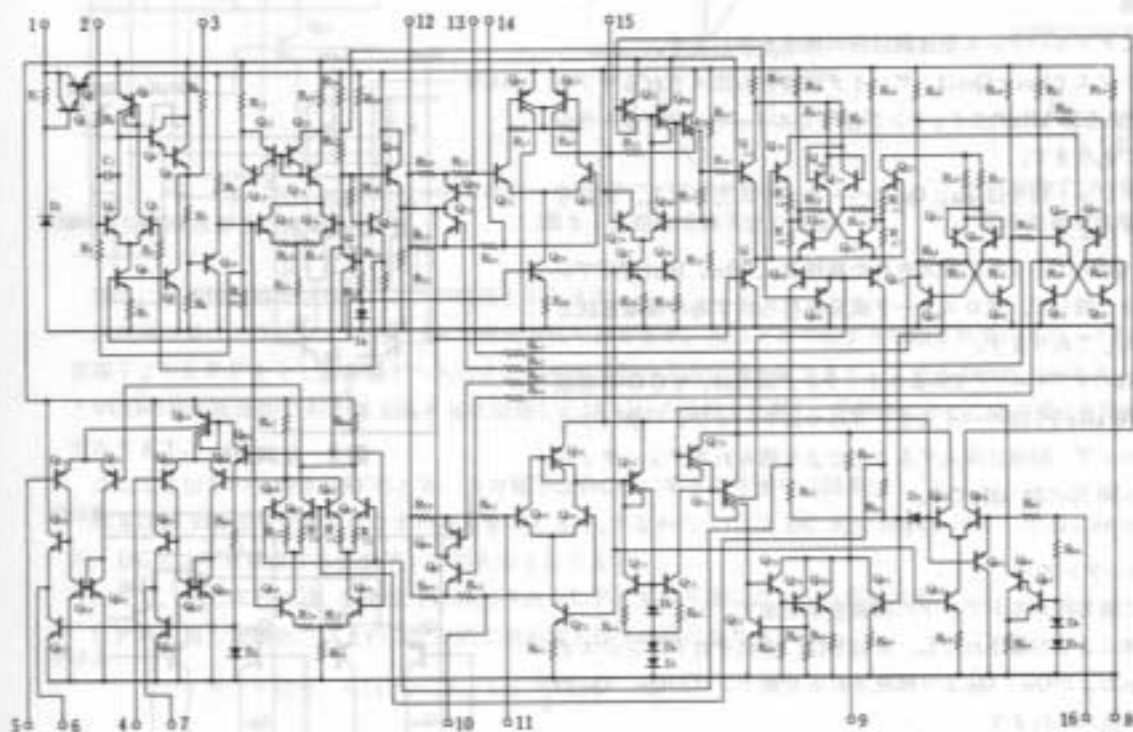
μPC1161C3の内部構造

各端子標準電圧

μPC1161C3の各端子電圧 (V_{CC}=12 V標準測定回路)

	1	2	3	4	5	6	7	8
μPC1161C3	12 V	2.3 V	5.5 V	9.9 V	9.9 V	5.2 V	5.2 V	0
	9	10	11	12	13	14	15	16
μPC1161C3	—	2.3 V	2.3 V	2.3 V	2.3 V	2.3 V	3.3 V	0

μPC1161C3の等価回路



内部回路の説明

(1) 入力アンプとバイアス供給

図1にバイアス供給回路と入力アンプの等価回路を示します。図に於いて安定化電圧V_Bは、 $V_{B1} - V_{BE}(Q_1) - V_{BE}(Q_2)$ で表わされ、ダイオードD₁、トランジスタQ₁、Q₂及び抵抗R₁より定電圧回路を構成していますのでV_Bは電源電圧の変動に対して一定であります。

入力アンプはトランジスタQ₃~Q₅と抵抗R₂~R₆及びコンデンサC₁よりなるプリアンプ部と、トランジスタQ₁₁~Q₁₅と抵抗R₁₁~R₁₅よりなるNFアンプ部より構成されます。Q₄、Q₅は差動アンプでコレクタミラー回路であるマルチコレクタトランジスタQ₃をアクティブロードとして低電流動作を行い、高い回路利得を得ています。

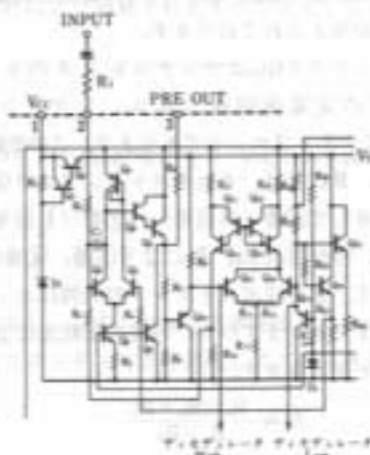


図1 バイアス供給と入力アンプ