

Архитектура TFT ЖК-панелей для мониторов и ноутбуков

В статье рассматриваются базовые функциональные компоненты современной дисплейной электроники TFT-панелей, используемых в современных мониторах, дисплеях ноутбуков и ЖК-телевизорах. К ним относятся дисплейные интерфейсы, схемы управления разверткой, строчные и столбцовые дисплейные драйверы.

Александр Самарин

samar@zelax.ru

Архитектура TFT-дисплея высокого разрешения

Типовая схема управления TFT-дисплеем монитора или экрана ноутбука показана на рис. 1.

Основными функциональными модулями TFT-дисплея являются:

- Приемники входного интерфейса.
- Дисплейный контроллер (TCON).
- Строчные драйверы.
- Столбцовые драйверы.
- Формирователи опорных напряжений для столбцовых драйверов.
- Преобразователь напряжения для питания выходных формирователей драйверов.

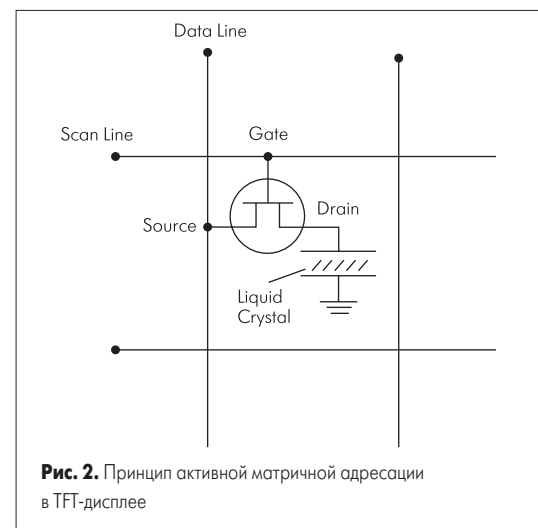
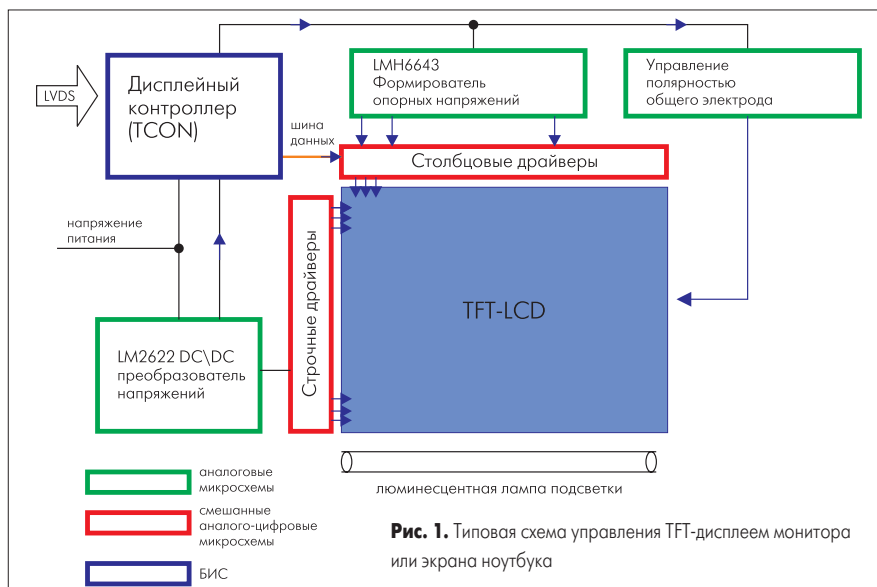
Метод управления ЖК-ячейкой с активной транзисторной структурой адресации на основе аморфного кремния

Передача видеоинформации для TFT-дисплеев может производиться как в цифровой, так и в аналоговой форме, а управление коэффициентом пропускания ЖК-ячеек экрана производится модуляцией

управляющего напряжения. Значение контраста определяется среднеквадратическим напряжением. Модуляционная характеристика (зависимость контраста от входного напряжения) пикселя определяется двумя передаточными характеристиками — вольтконтрастной характеристикой ячейки ЖК-модулятора и передаточной характеристикой транзисторного ключа матрицы активной адресации. На рис. 2 показана структура одного элемента матричной активной структуры TFT-дисплея.

Различают прямую модуляцию, при которой в каждом кадре развертки для каждого пикселя обеспечивается «честная» модуляция контраста за счет использования преобразования кода в аналоговое значение напряжения, которое поступает на элемент памяти и воздействует на ЖК-материал. Для прямой модуляции используется пологий участок вольтконтрастной характеристики ЖК-ячейки. На рис. 3 показана вольтконтрастная характеристика ячейки ЖК-модулятора. Для модуляции используется только наклонный участок характеристики. Точность передачи полутонов изображения определяется точностью формирования напряжений управления. Можно заметить, что рабочая область данной характеристики нелинейная.

На рис. 4 показан фрагмент типовой структуры активной матричной адресации.



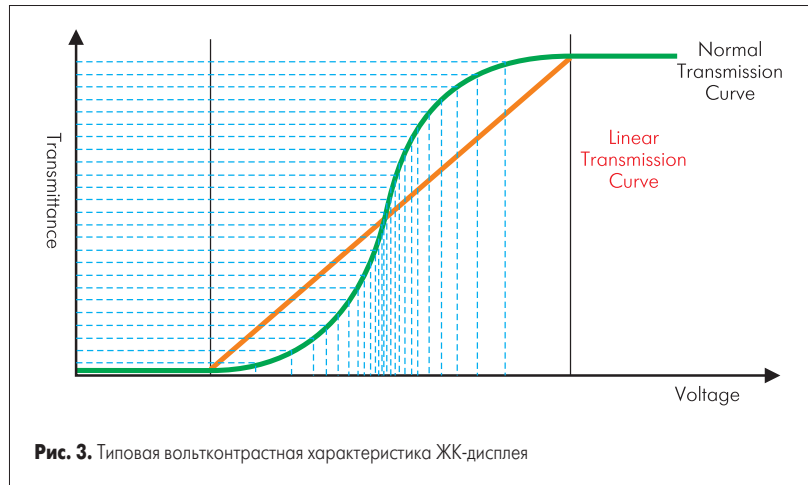


Рис. 3. Типовая вольтконтрастная характеристика ЖК-дисплея

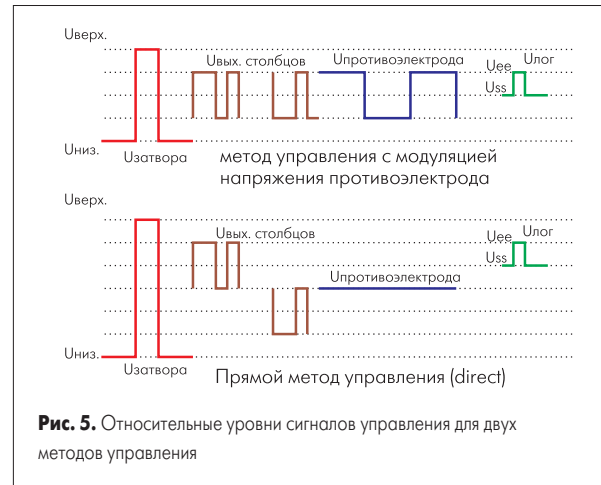


Рис. 5. Относительные уровни сигналов управления для двух методов управления

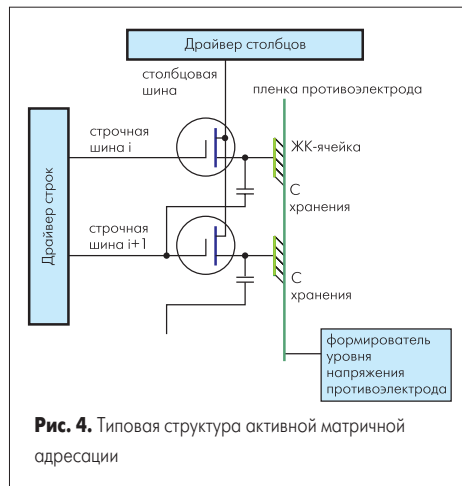


Рис. 4. Типовая структура активной матричной адресации

Драйверы строк имеют простую структуру — сдвиговый регистр со схемой сдвига уровня напряжений. Сдвиговый регистр обеспечивает последовательную выборку строк одна за другой. Конденсатор элемента памяти в схеме управления пикселем реализован на емкости, образованной электродами стока и затворной шиной следующей строки. Аналоговый сигнал данных проходит с выходов столбцового драйвера через столбцовые электроды на истоки управляющих TFT-транзисторов матрицы. Уровни сигналов на затворах открывают каналы транзисторов, и уровень напряжения на шине истока заряжает конденсаторную ячейку памяти. Потенциал на ячейке памяти должен храниться до следующего цикла записи данной строки. Реально за счет паразитных утечек конденсатор памяти немного разряжается за время кадра (18–20 мс), однако эту величину можно скорректировать при записи. Сигнал управления ЖК-ячейкой определяется разностью потенциалов между противоэлектродом и электродом пикселя.

Для нормального режима работы ЖК-ячейки требуется периодическая смена полярности приложенного к электродам ячейки напряжения. Напряжение задается разностью потенциалов на электроде пикселя и противоэлектроде. Смена полярности может обеспечиваться двумя методами. В первом при смене фазы полярности одновременно меняется полярность на противоэлектроде и на электроде пикселя. Изменение напряжения на электроде пикселя производится через инверсию управляющих напряжений столбцам. Смена полярности ра-

бочих напряжений может производиться с разной периодичностью — через строку, через несколько строк или через кадр. Может применяться и способ, при котором в каждой строке активной матрицы идет чередование полярности управляющих напряжений в смежных пикселях.

Возможен и другой способ смены полярности, при котором потенциал противоэлектрода остается постоянным, и выполняется смещение относительно этого потенциала уровней напряжений на электродах пикселя вверх или вниз. Этот метод в спецификации на столбцовом драйвере называется «direct».

На рис. 5 показаны относительные уровни сигналов управления для двух методов управления транзистором матрицы TFT на аморфном кремнии.

Для первого метода используется меньшее число рабочих уровней напряжения и меньшая разность между самым высоким и самым низким потенциалом. Во втором методе используются большее число уровней напряжений и большая разность между самым высоким и самым низким напряжением задействованных сигналов управления. Однако, несмотря на меньшие амплитуды управляющих напряжений, за счет большего числа изменений сигналов и перезарядки емкостей в первом методе получается большая потребляемая мощность, чем в методе с прямым управлением. Для первого метода требуется фор-

мировать и сигнал управления напряжением противоэлектрода. Во втором случае — это постоянный уровень напряжения. В структуре столбцового драйвера может применяться только один из описанных способов управления транзистором ЖК-ячейки. Этот параметр явно указывается в спецификации на драйвер. В характеристиках столбцового драйвера указываются уровни используемых напряжений и методы смены полярности. На рис. 6 показана структура схемы формирователя уровней напряжения для строчных и столбцовых драйверов.

Емкостные умножители напряжения (Voltage Multiplier 1 и 2) формируют из напряжения источника питания TFT-панели (+5 В или 3,3 В) напряжение V_{LCD} порядка 15–20 В для питания выходных каскадов драйверов строк и столбцов. (Bias level generation — схема формирователя уровней напряжения, которые используются в драйверах строк и столбцов, monitor — схема контроля уровня напряжения.)

Входной интерфейс с видеоконтроллером

В ранних моделях TFT-панелей с разрешением VGA и SVGA цифровой интерфейс между видеоконтроллером и схемой управления TFT-панелью осуществлялся через параллельную шину сигналов. Каждый цветовой сигнал имел

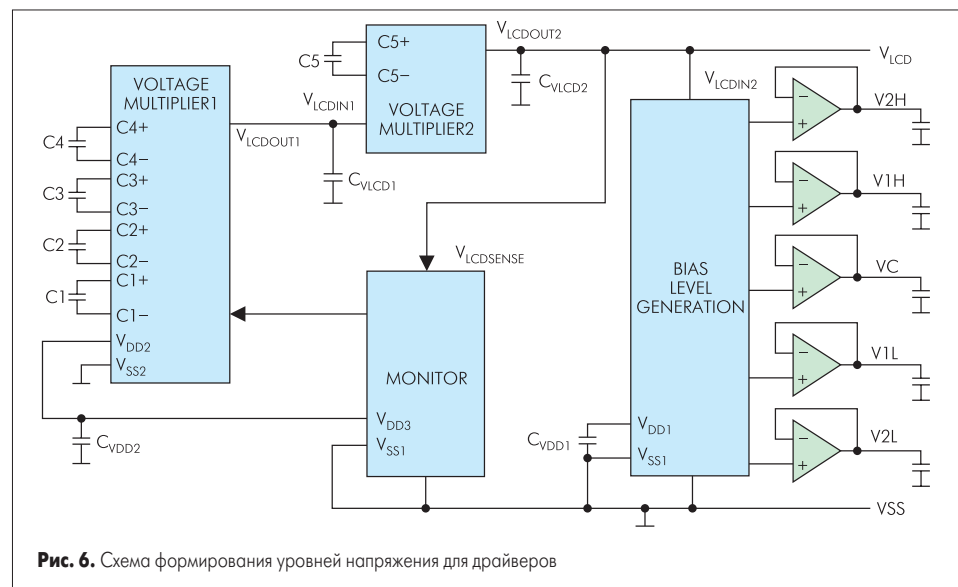


Рис. 6. Схема формирования уровней напряжения для драйверов

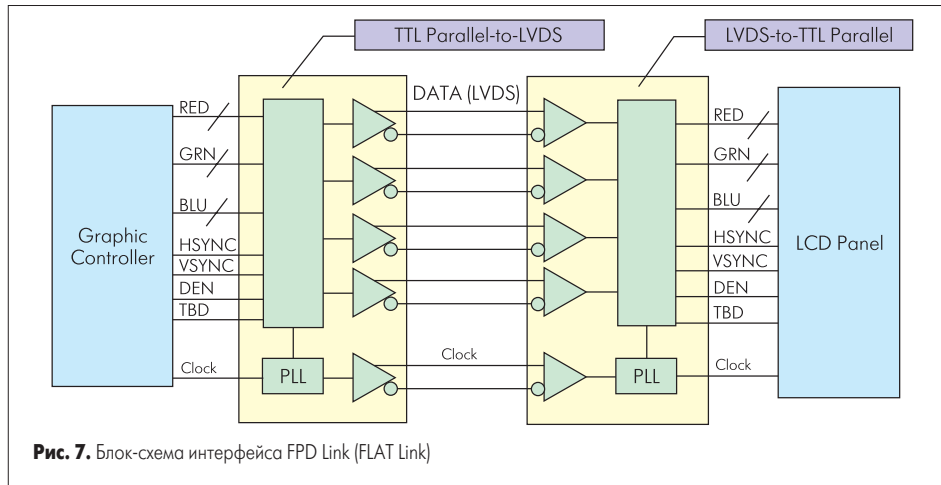


Рис. 7. Блок-схема интерфейса FPD Link (FLAT Link)

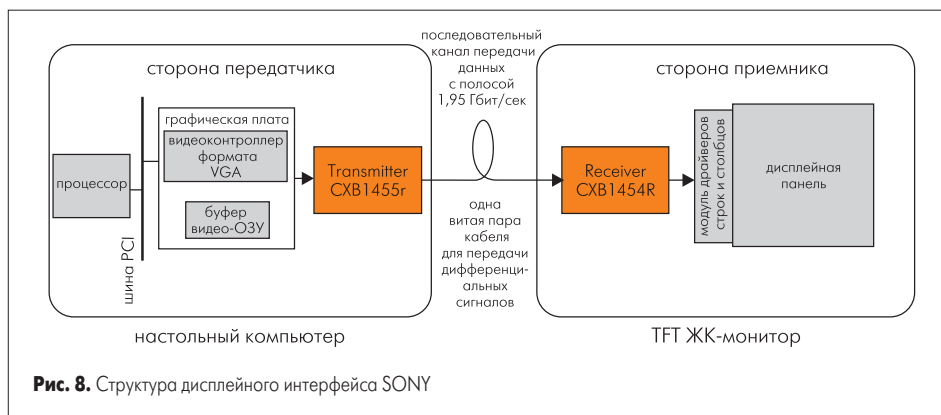


Рис. 8. Структура дисплейного интерфейса SONY

свою шину. Разрядность шины определялась числом бит кодирования каждого цвета. До сих пор выпускаются недорогие модели TFT-панелей с таким интерфейсом. В последнее время с ростом разрешения и размеров экрана потребовалась и большая полоса пропускания для шины передачи сигналов видеоданных. К тому же большое число проводников (например, 18 при 6-разрядном кодировании) делали громоздким интерфейсный соединительный кабель. На смену низкоскоростной параллельной шине был разработан дисплейный интерфейс, в котором сигналы параллельной шины в последовательный код, который по дифференциальным парам сигналов транслировался в модуль ЖК-панели. Один из таких интерфейсов FPD Link был впервые разработан фирмой Texas Instruments. Позднее интерфейс был утвержден комитетом VESA в качестве стандартного. На рис. 7 показана структура передачи данных через интерфейс FPD Link между платой графического контроллера и ЖК-панелью. Через этот интерфейс транслируются не только сигналы данных для основных цветовых сигналов, но и сигналы синхронизации строчной и кадровой развертки.

На схеме (рис. 7) указано:

- PLL — ФАПЧ — синтезатор частоты для тактирования выходных сигналов приемника и передатчика. Используется для формирования умноженной частоты, привязанной ко входному сигналу тактирования пикселей параллельной входной шины.
- TTL Parallel-to-LVDS — конвертор сигналов параллельных шин в последовательные дифференциальные сигналы LVDS.
- DATA (LVDS) — 4 последовательных канала передачи данных.

- Clock — канал передачи сигнала тактирования данных LVDS шины.
- LVDS-to-TTL Parallel — конвертор последовательных сигналов шины LVDS в сигналы параллельных шин.

Цифровой интерфейс ЖК-дисплея представлен сигналами LVDS. Обычно LVDS-интерфейс реализован на отдельной микросхеме приемников LVDS, которые преобразуют входные данные RGB-формата и управляющие сигналы развертки (HSYNC, VSYNC, DE), приходящие из графического контроллера в сигналы TTL, расположенного на плате контроллера развертки (TCON). Контроллер развертки затем производит переформатирование и трассировку данных к столбцовым драйверам (CD — Column Drivers), которые размещаются на отдельной печатной плате схемы управления ЖК-дисплея. В контроллере развертки синтезируются специальные сигналы TTL-уровня для управления драйверами строчной развертки, сменой полярности выходных сигналов драйверов строк и столбцов, а также электроникой задней подсветки.

Дисплейный интерфейс GVIF фирмы Sony

Существует и другой, правда менее популярный в наших широтах, дисплейный интерфейс GVIF, разработанный фирмой Sony. В данном цифровом дисплейном интерфейсе для передачи информации, имеющем полосу пропускания до 1,95 Гбит/с, применяется всего одна витая пара! На рис. 8 показан вариант применения цифрового дисплейного интерфейса GVIF для трансляции видеосигналов от графической платы компьютера к дисплей-

ной панели. Передача обеспечивается чипсетом, состоящим из микросхем приемника CXB1454R и передатчика CXB1455R.

Интерфейс внутренней дисплейной шины

В настоящее время применяются три типа столбцовых драйверов и, соответственно, три типа контроллеров развертки по отношению к организации шины передачи данных столбцами. Для первого типа применяется параллельная шина с TTL-сигналами, во второй используются последовательные каналы типа LVDS, однако с меньшим уровнем ЭМИ — шина RSDS или шина WisperBus. Третий тип интерфейса разработан для своих столбцовых драйверов фирмой Texas Instruments. В дисплейном интерфейсе мини-LVDS фирмы Texas Instruments используется пять дифференциальных пар последовательных шин и сигнал тактирования.

В интерфейсе первого типа, который был разработан первоначально, данные от TCON трассировались в столбцовые драйверы через параллельную шину с сигналами, имеющими TTL-уровни. Эта шина данных, в зависимости от архитектуры дисплея и цветового разрешения (6 или 8 бит/цвет), физически реализовалась через одну или две магистрали, каждая из которых содержала 18 или 24 проводника. Для XGA TFT-дисплея, в котором применялись TTL-шины данных, использовались две магистрали по 18 проводников (итого 36 проводников). При использовании сигналов TTL-уровней скорость передачи данных по шине была ограничена уровнем 65 МГц. При повышении скоростей передачи данных с использованием TTL-сигналов резко возрастает уровень ЭМИ и мощность потребления.

Интерфейс RSDS

RSDS (Reduced Swing Differential Signaling), интерфейс внутренней шины TFT ЖК-дисплея разработан фирмой National Semiconductor. Интерфейс обеспечивает передачу данных с высокими скоростями и позволяют уменьшить длину и число проводников, уменьшить потребляемую мощность и уровень электромагнитного излучения при передаче сигналов шины. Сигналы шин RSDS и LVDS очень похожи по своим характеристикам, но отличаются в основном только назначением. Эта технология передачи данных применяет низкоуровневые дифференциальные сигналы (± 200 мВ), имеет малый уровень ЭМИ и обеспечивает низкий уровень потребляемой мощности. Но, в отличие от интерфейса LVDS, в котором применяется схема типа 7:1 для преобразования параллельных данных в последовательные, в RSDS применяется схема 2:1, которая более проста и дает меньшие энергетические затраты при приеме и преобразовании данных.

Поскольку применяются низкие уровни сигналов (в отличие от TTL), данные могут передаваться с большей скоростью, что обеспечивает большие уровни разрешения на экране TFT-дисплеев. В настоящее время частота сиг-

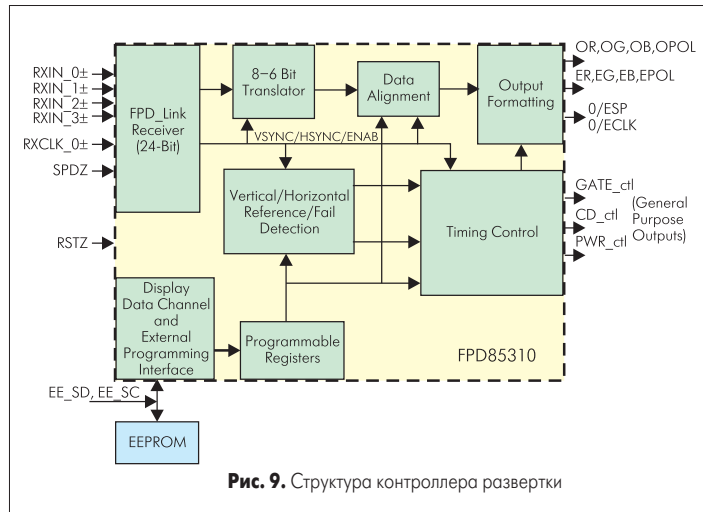


Рис. 9. Структура контроллера развертки

нала синхронизации последовательного потока составляет 65 МГц. В скором времени ожидается увеличение предельных значений частоты синхронизации шины до 100 МГц и выше. Площадь, занимаемая проводниками шины, гораздо меньше, чем площадь, которую заняла бы параллельная шина с архитектурой TTL. В TTL-шине используется шестизрядное кодирование на каждый цвет и применяются две одинаковые магистрали для распараллеливания передачи данных по двум группам микросхем столбцов. В итоге получаем $[6 \times 3] \times 2 = 36$ проводников. Если к ним добавить два сигнала синхронизации, то образуется система из 38 проводников. Аналогичная по пропускной способности архитектура RSDS имеет только одну магистраль, которая состоит из девяти дифференциальных пар данных, плюс одна пара дифференциальных сигналов синхронизации. В итоге требуется 20 проводников. Если применить технологию передачи RSDS, число проводников и занимаемая ими площадь на печатной плате сократятся на 47%.

Микросхемы National Semiconductor для управления TFT-дисплеями

Фирма National Semiconductor с начала 90-х годов является одним из лидеров в разработке микросхем для TFT-дисплеев. Поэтому далее в качестве примера схемотехники базовых микросхем электроники современных TFT-дисплеев рассматриваются микросхемы именно этой фирмы.

Архитектура контроллера развертки FPD 85310

Контроллер развертки (TCON) — ум и сердце ЖК-дисплея. Именно он задает все временные диаграммы работы входного интерфейса, работу с внутренними шинами данных, выполняет преобразование форматов данных и масштабирование изображения, а также формирование сигналов развертки. В настоящее время все функции контроллера развертки реализуются в одной БИС. Уровень интеграции БИС контроллера развертки продолжает увеличиваться. В ее структуру добавляются все новые и новые функциональные блоки, а также интегрируются элементы, которые ранее реализовывались в дополнительных ком-

понентах. К ним относятся, например, приемники интерфейса LVDS. На рис. 9 показана структура контроллера развертки FPD 85310 фирмы National Semiconductor.

Контроллер состоит из следующих функциональных блоков:

- FPD Link Receivers — приемники интерфейса FPD.
- 8-6 bit translator — модуль изменения формата данных из 8- в 6-битовый формат кодирования. Используется только в случае применения столбцовых драйверов 6-разрядным кодированием.
- Data alignment — фазовое выравнивание сигналов данных.
- Vertical/Horizontal/Reference/Fail detection — селектор синхросигналов развертки.
- Timing controller — контроллер развертки.
- Gate_ctl — сигнал строчной развертки для строчных драйверов.
- CD_ctl — сигналы синхронизации столбцовых драйверов.
- PWR_ctl — сигналы управления питанием.
- Output formatting — выходное форматирование данных.
- Programmable registers — программируемые режимные регистры.
- Display data Channel and External Programming Interface — I²C интерфейс с видеоконтроллером и внешней EEPROM.

Логика TCON состоит из программируемых логических блоков для приема и обработки данных видеоизображения и сигналов синхронизации. Из входного потока сигналов производится выделение сигналов строчной и кадровой синхронизации, а также прием данных. В этой микросхеме контроллера развертки в качестве шины для передачи данных в столбцовые драйверы используется параллельная шина с сигналами TTL-типа.

Входные 8-разрядные данные для каждого цвета могут быть преобразованы в 6-битный формат для уменьшения глубины отображаемых цветов одним из выбранных пользователем методом — отбрасыванием 2 младших разрядов или же использованием технологии **Time Multiplexed Dithering** с генерацией псевдослучайных 8-разрядных данных на цвет.

После включения питания происходит инициализация графической системы, и хост производит чтение EDID через DDC, после чего на основе прочитанной EDID информации он

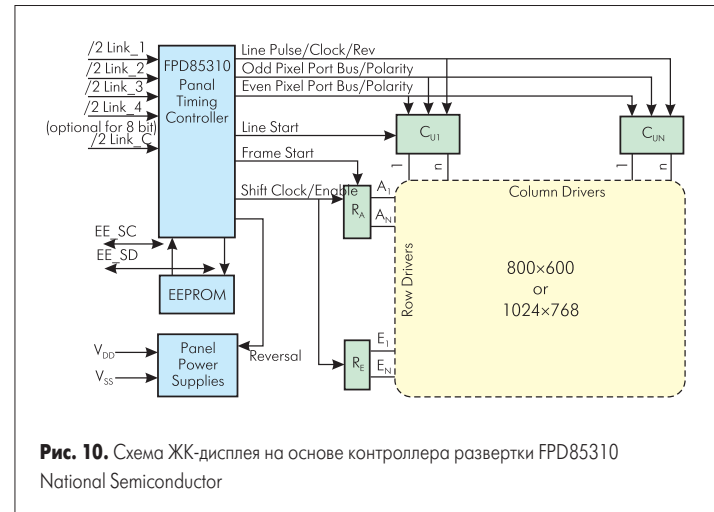


Рис. 10. Схема ЖК-дисплея на основе контроллера развертки FPD85310 National Semiconductor

производит инициализацию графического контроллера. Выходы всех передатчиков (LVDS, TMDS, GVIF) находятся в неактивном состоянии до тех пор, пока не произошла инициализация графического контроллера. На рис. 10 показана схема управления TFT-дисплеем на основе контроллера развертки FPD85310.

Интегрированный интерфейс LVDS

В контроллерах развертки FPD87310 и FPD87310 имеется встроенный приемник FPD-Link интерфейса LVDS. Модуль приемника обеспечивает прием последовательных 24-разрядных RGB данных (8 бит/цвет), сигналы синхронизации развертки и сигналы управления из графического контроллера хоста. Типовая скорость синхронизации данных 65 МГц достаточна для разрешения XGA и выше. LVDS-приемник преобразует входные последовательные данные видеоизображения в сигналы с уровнями TTL. Затем TTL-сигналы направляются в логический модуль контроллера развертки (TCON). Встроенный приемник LVDS позволяет уменьшить число компонентов интерфейса, уменьшить площадь, занимаемую на печатной плате, а также уменьшить мощность потребления и стоимость компонентов на плате управления.

Контроллер развертки FPD87310

Ниже, на рис. 11 показана структура контроллера развертки FPD87310 следующего поколения TFT-дисплеев. У него больше функциональных возможностей и он способен поддерживать работу экранов большего разрешения. EEPROM теперь находится в составе кристалла контроллера, а не является внешним компонентом.

В контроллере FPD87310 также используется дисплейный интерфейс FPD-Link. Модуль приемников (FPD Link Rcv) производит прием и преобразование последовательных LVDS RGB-сигналов в параллельный формат с TTL-уровнями. Сигналы трех 8-разрядных шин затем проходят через модуль сжатия 8-разрядного кода RGB в 6-разрядный. Данное преобразование выполняется только в том случае, если применяются столбцовые драйверы с 6-разрядным кодированием пикселей. Далее данные поступают в блок формирования сиг-

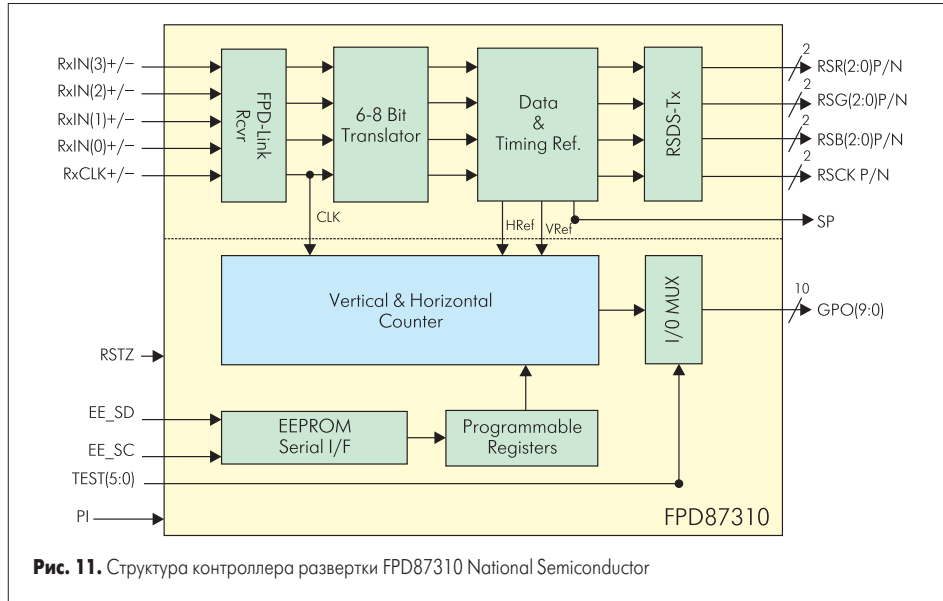


Рис. 11. Структура контроллера развертки FPD87310 National Semiconductor

налов интерфейса со столбцовыми драйверами. В нем производится преобразование данных в последовательные сигналы RSDS-шин. Передатчики RSDS производят преобразование TTL-уровней в дифференциальные сигналы интерфейса RSDS.

Внутренние сигналы управления разверткой, такие, как GCLK (Gate Driver Clock — кадровый синхросигнал для строчных драйверов), Rev (изменение направления развертки), POL (CD Polarity control — управление полярностью выходов столбцовых драйверов), LS (CD Latch input — сигнал записи данных в столбцовые драйверы), программируются посредством 10 программируемых выходов микросхемы GPO (General Purpose Outputs). Назначение выходов GPO программируется через четыре регистра, через которые может задаваться частота и длительность сигналов синхронизации кадровой и строчной развертки.

Посредством программирования этих четырех параметров управляющие сигналы могут быть изменены в пределах текущего передаваемого кадра изображения. При разработке схемы управления конкретным дисплеем значения этих регистров могут быть изменены посредством внешней EEPROM посредством интерфейса I²C. Последовательный интерфейс соответствует стандартам VESA DDC (Display Data Channel) и EDID. Благодаря программируемости контроллер развертки FPD87310 обеспечивает большую гибкость при разработке дисплеев. Контроллер развертки FPD87310 поддерживает все дисплейные стандарты с разрешением формата XGA, а также новейшие и нестандартные форматы, такие как Half-XGA (1024×480), SVGA (1024×600), XGA (1280×768) и WXGA (1152×768).

Драйверы строк и столбцов TFT-дисплея

Основными параметрами микросхем драйверов являются: число выходов, питающие напряжения, напряжения выходных сигналов. Для столбцовых драйверов к этим параметрам добавляется тип интерфейса и число поддерживаемых градаций, а также режимы смены полярности рабочих сигналов.

Структура строчных драйверов для TFT-дисплеев

В качестве строчных драйверов для применения в схемах управления TFT-дисплеями могут применяться любые подходящие драйверы, предназначенные для применения в STN-дисплеях. Структура их проста — двунправленный сдвиговый регистр и схема сдвига уровней. Схема сдвига уровней преобразует логические уровни с выходов сдвигового регистра в соответствующие уровни напряжений для управления закрытым и открытым состоянием TFT-транзистора. Поэтому во всех рассмотренных схемах управления

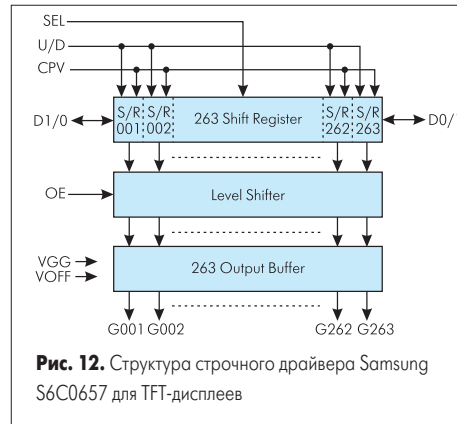


Рис. 12. Структура строчного драйвера Samsung S6C0657 для TFT-дисплеев

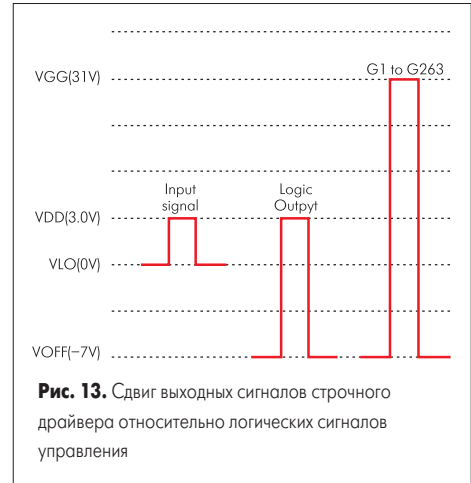


Рис. 13. Сдвиг выходных сигналов строчного драйвера относительно логических сигналов управления

TFT-дисплеями не указан конкретный тип строчного драйвера.

Ниже, на рис.12 для примера показана структура строчного драйвера фирмы Samsung Electronics, который имеет 263 рабочих выходов.

На рис.13 показан сдвиг выходных уровней драйвера относительно логических уровней сигналов управления.

Столбцовые драйверы фирмы National Semiconductor

Столбцовый драйвер FPD33684

Столбцовый драйвер FPD33684 отличается низким уровнем потребляемой мощности и низким уровнем ЭМИ. FPD33684 является драйвером с прямым управлением, который обеспечивает 64 уровня градации яркости и имеет 384 рабочих выхода. Прямое управление исключает необходимость модуляции напряжения Vcom на общем электроде. Этот способ позволяет существенно уменьшить мощность потребления дисплейной системы, сократить число используемых компонентов, а также уменьшить уровень кросс-эффекта и обеспечить лучший уровень качества изображения. В драйверах FPD33684 применяется разработанный фирмой National метод Charge Conservation Technology, который позволяет за счет рекуперации энергии, запасаемой на емкости столбцовых шин, уменьшить общую мощность, потребляемую дисплейной системой.

При использовании с другими драйверами FPD33684 может поддерживать формат XGA

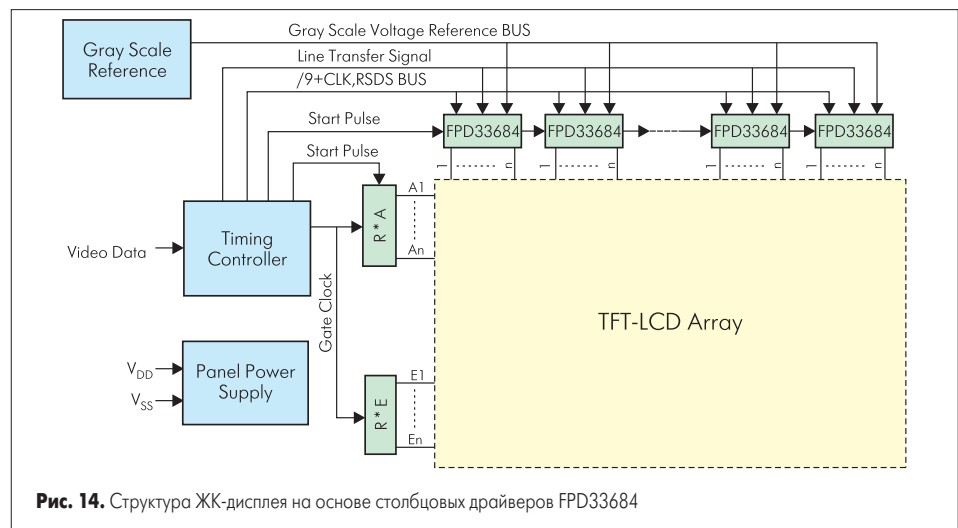


Рис. 14. Структура ЖК-дисплея на основе столбцовых драйверов FPD33684

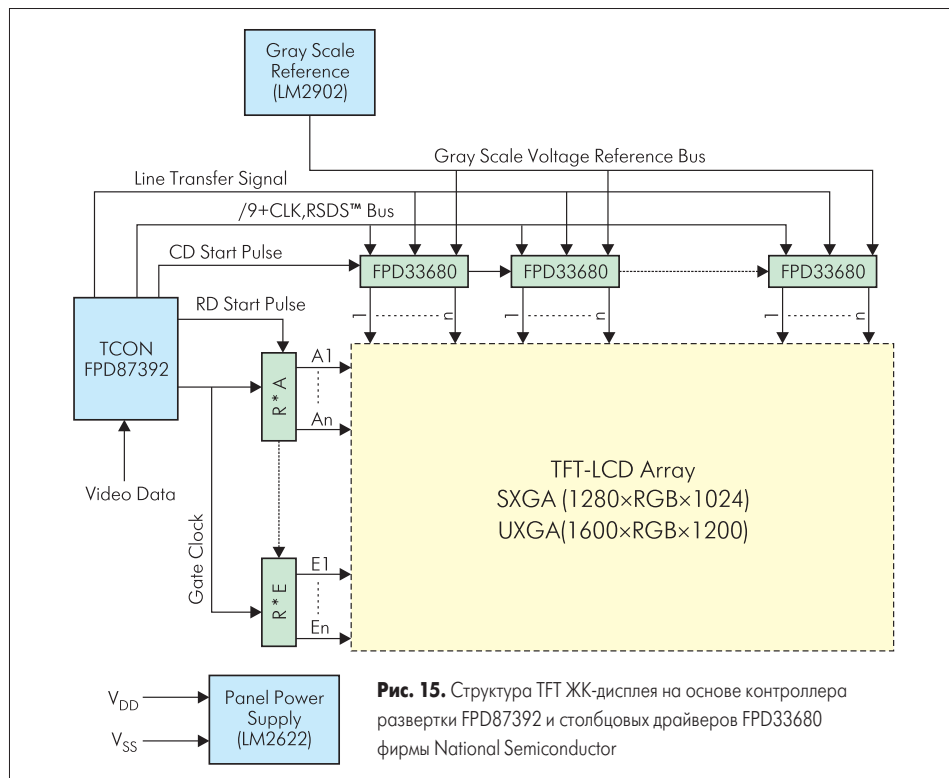


Рис. 15. Структура TFT ЖК-дисплея на основе контроллера развертки FPD87392 и столбцовых драйверов FPD33680 фирмы National Semiconductor

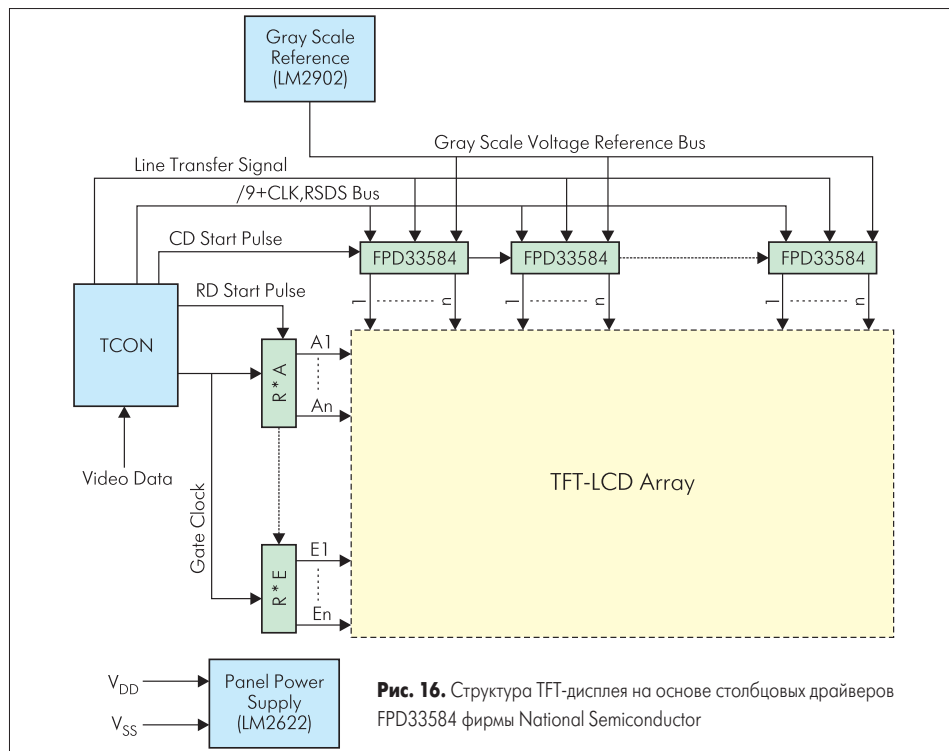


Рис. 16. Структура TFT-дисплея на основе столбцовых драйверов FPD33584 фирмы National Semiconductor

(8 драйверов) или SXGA (10 драйверов). Выходные напряжения имеют программируемую функцию гамма-коррекции для обеспечения прямого соответствия между цифровым видео и яркостью ЖК-панели. На рис. 14 показана структура ЖК-дисплея на основе столбцовых драйверов FPD33684.

Столбцовый драйвер FPD33680

Следующая модификация семейства — столбцовый драйвер FPD33680 — имеет такие же характеристики, что и драйвер FPD33684, только большее число выходов — 480. Драйвер предназначен для поддержки форматов SXGA с кадровой разверткой до 75 Гц, а также форматов UXGA с частотой кадровой развертки 60 Гц. Основное применение данного типа драйвера — TFT-панели формата UXGA для

ноутбуков. Для драйвера можно запрограммировать четыре типа кривых гамма-коррекции. На рис. 15 показана структура TFT ЖК-

дисплея на основе контроллера развертки FPD87392 и столбцовых драйверов FPD33680.

На схеме (рис. 15) обозначены:

- TCON — контроллер сигналов развертки.
- Gray Scale Voltage Reference Bus — шина опорных напряжений для ЦАП столбцовых драйверов.
- 9+ Clk, RSDS bus — 9 дифференциальных пар сигналов шины RSDS.
- Video Data — данные видеointерфейса.
- RD Start Pulse — стартовый импульс драйверов строчной развертки.
- CD Start Pulse — стартовый импульс драйверов столбцов.
- Gate Clock — частота строчной развертки.
- TFT — LCD Array — массив пикселей.
- Panel Power Supply — формирователь источников напряжений для дисплейной панели.

Столбцовый драйвер FPD33584

В столбцовом драйвере FPD33584, который имеет 384 выхода, используется прямой способ управления пикселями. При использовании 6-разрядного кодирования для каждого цвета драйвер обеспечивает передачу 64 уровней градаций серого с поддержкой 262,144 цветовых оттенков. Внутренний интерфейс столбцового драйвера с TCON — RSDS. FPD33584 может поддерживать XGA-формат (устанавливается 8 драйверов) или SXGA (устанавливается 10 драйверов). Максимальная частота загрузки данных 85 МГц позволяет FPD33584 обеспечивать большую частоту кадровой развертки для XGA-мониторов — например 75 Гц. Область применения — дисплеи ноутбуков и ЖК-мониторы. Поддерживаются две характеристики гамма-коррекции. Драйвер полностью совместим с драйвером фирмы Samsung S6C0666. На рис. 16 приведена структура TFT-дисплея с использованием столбцовых драйверов FPD33584.

Топология внутренней шины TCON — столбцовые драйверы

В зависимости от конструктивного расположения контроллера развертки и столбцовых драйверов могут применяться различные варианты реализации топологии шины данных. На рис. 17 показана L-образная топология шины данных TCON-CD. Согласование импеданса шины резисторами 75 Ом производится со стороны самого крайнего столбцового драйвера. Топология применяется, если микросхемы контроллера развертки и столбцовые драйверы находятся на разных печатных платах.

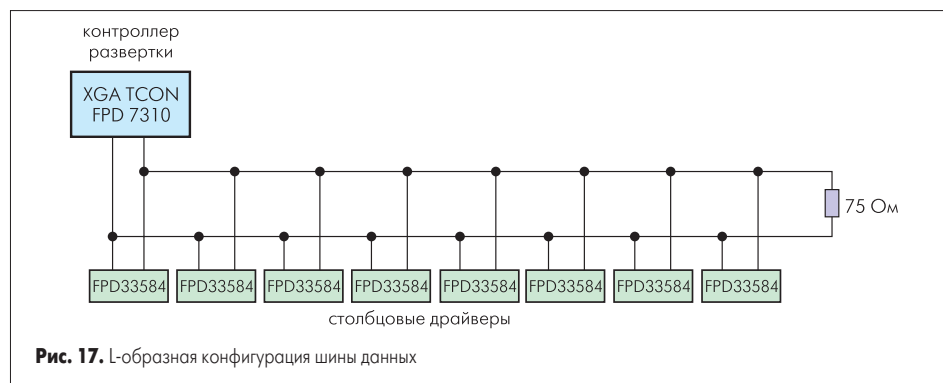
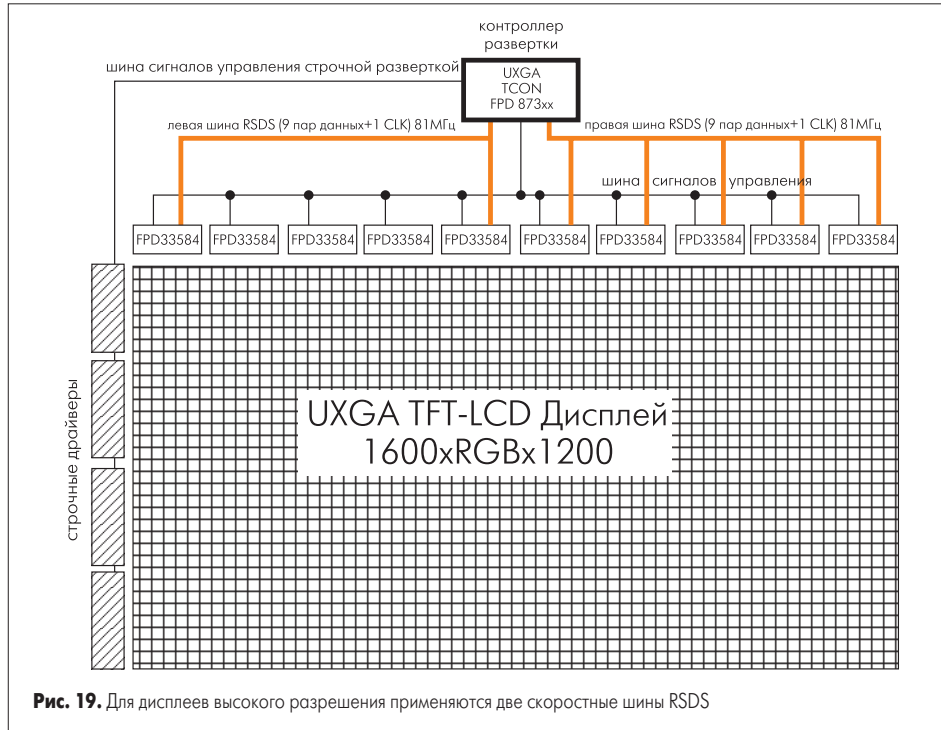
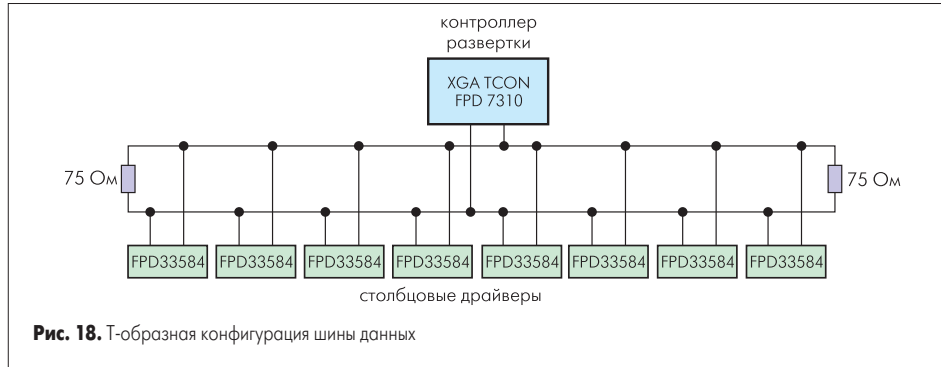


Рис. 17. L-образная конфигурация шины данных



Вариант топологии L имеет недостатки — при возрастании длины шины не удастся обеспечить малый уровень искажения сигналов в зоне крайних драйверов. Такой вариант может применяться для дисплеев малого формата с малыми размерами экрана.

Этот недостаток можно исправить, если контроллер развертки разместить на одной плате со столбцовыми драйверами. Уровень искажений сигналов можно дополнительно уменьшить, если расположить контроллер развертки в центральной части шины, симметрично относительно размещения столбцовых драйверов. На рис. 18 показан вариант с Т-образной топологией RSDS-шины.

Вариант с Т-конфигурацией может использоваться для дисплеев большого разрешения и с большим размером экрана. Однако и данный вариант не обеспечит передачу сигналов без искажений для с больших экранов. Длина печатной платы со столбцовыми драйверами в таких дисплеях достигает 40–50 см.

Для дисплеев с большим разрешением, например UXGA, необходимо обеспечить передачу высокочастотных данных на большие расстояния, поскольку размеры ЖК-панели имеют большие размеры. Соответственно должно использоваться и большее число столбцовых драйверов. В этом случае для достижения лучших условий для передачи сигналов данных применяются две отдельные

шины, каждая из которых обслуживает свою половину столбцовых драйверов. На рис. 19 показана топология применения двойной шины RSDS в TFT-дисплее с разрешением 1600×1200 (RGB).

На протяжении 15 лет Фирма National Semiconductor является лидером в разработке новых схемотехнических решений в дисплейной электронике. Ближайшими конкурентами в данном секторе в США является фирма Texas Semiconductor, а в Европе — Philips. В Японии, Корее и на Тайване в настоящее время несколькими фирмами уже освоено производство столбцовых драйверов для TFT-панелей, предназначенных для использования в экранах ноутбуков, мониторах и телевизионных приемниках с высоким разрешением экрана. Ниже мы для сравнения дадим краткий обзор драйверов от разных производителей.

Драйверы Texas Instruments для TFT-дисплеев высокого разрешения

Основные характеристики строчного драйвера MPT57605:

- Число выходов — 256.
- Поддержка форматов SVGA или XGA.
- TSP-носитель.
- Выходное напряжение до 35 В.

• Напряжение питания логики 3,3–3,6 В.
Столбцовый драйвер TMS57535A
Основные характеристики драйвера TMS57535A:

- Число рабочих выходов — 480.
- Тип интерфейса — цифровой (6 бит).
- Режимы смены полярности — через один пиксель или через строку.
- Число градаций — 64 градации на каждый цвет.
- Входной интерфейс — Mini-LVDS (пять пар последовательных шин).
- Число выходов — 480 (UXGA-формат).
- Питание логики: от 2,7 до 3,6 В.
- Питание выходных формирователей: от 8 до 13,5 В.
- Корпус — заказной TSP-носитель.

На рис. 20 показана структура драйвера TMS57535A:

- OUT1...OUT480 — выходы столбцового драйвера.
- LCH — сигнал защелки выходных данных.
- LP — строчная развертка.
- Dn0...Dn5 — 6-разрядная шина данных.
- L/R — направление сдвига данных (слева направо или справа налево).
- EIO1, EIO2 — вход и выход эстафетных сигналов при каскадировании драйверов.
- GMA1...GMA10 — опорные уровни напряжений для нелинейных встроенных ЦАП.
- LV0A/LV0B...LV5A/LV5B — дифференциальные пары сигналов мини-LVDS.
- Serial to Parallel Converter — преобразователь последовательного кода в параллельный.
- Shift Register — сдвиговый регистр для квантования и приема сигналов данных в буферный регистр строки.
- Digital-to-Analog Converter — 480 каналов 6-разрядных ЦАП.
- Output Circuit — схема сдвига уровней с буферными каскадами.
- 480×6 bit×2 line — цифровая память на 480 6-разрядных слов и на две строки.
- Logic Controller — контроллер управления сдвиговым регистром.

Драйверы TFT-дисплеев фирмы Philips Semiconductors

Основные характеристики столбцовых драйверов PCA8848/PCA8849:

- Число выходов — 384.
- Поддержка форматов XGA и SXGA.
- 6-разрядные ЦАП с гамма-коррекцией.
- Число воспроизводимых цветов — 262 144.
- Чередование смены полярности напряжения через один пиксель.
- Поддержка режима смены полярности для группы строк.
- КМОП-входы.
- Две высокоскоростные 2×(6×3) параллельные шины входных данных.
- Каскадное включение нескольких драйверов.
- Низкое потребление.
- TSP-носитель с шагом выводов 45 мкм.
- Напряжение питания логики — 2,7–3,6 В.
- Максимальная частота тактирования — 55 МГц.

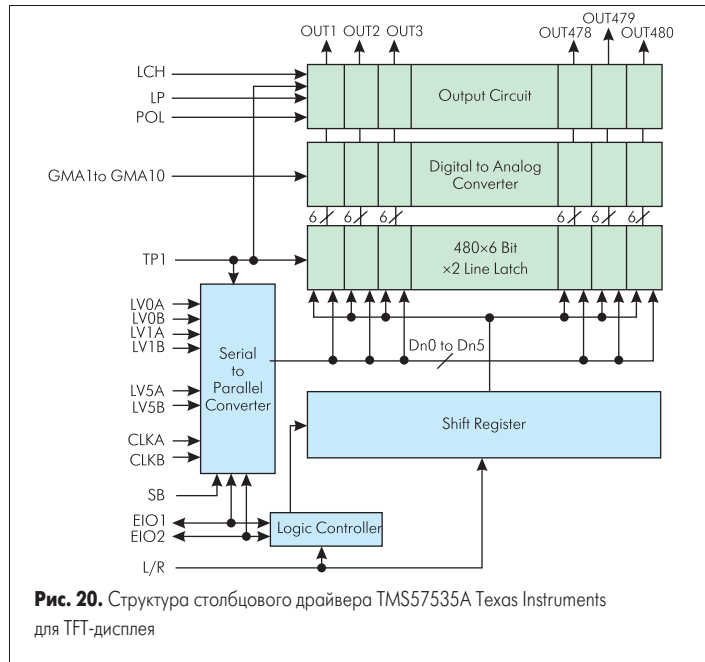


Рис. 20. Структура столбцового драйвера TMS57535A Texas Instruments для TFT-дисплея

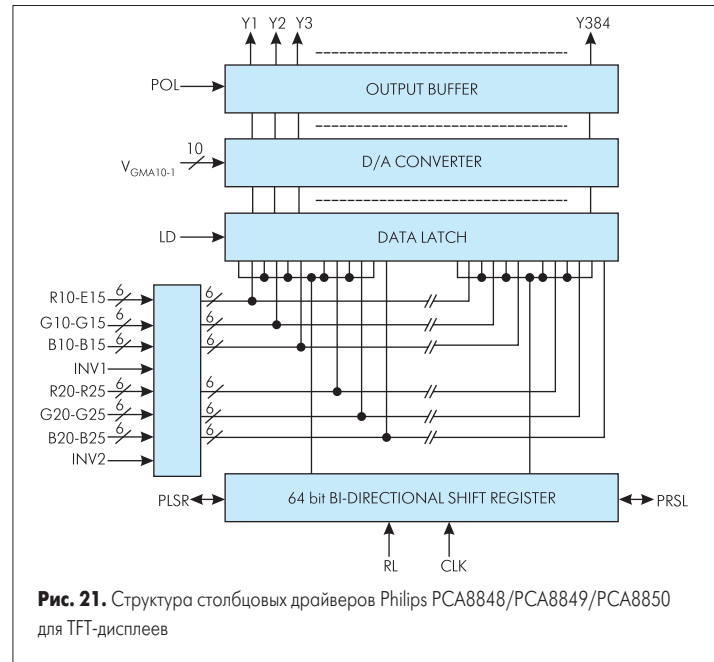


Рис. 21. Структура столбцовых драйверов Philips PCA8848/PCA8849/PCA8850 для TFT-дисплеев

Структура драйвера показана на рис. 21:

- Y1...Y384 — выходы драйвера.
- R10-R15 — 6-разрядная параллельная 1-я шина данных сигналов красного цвета.
- G10-G15 — 6-разрядная параллельная 1-я шина данных сигналов зеленого цвета.
- B10-B15 — 6-разрядная параллельная 1-я шина данных сигналов синего цвета.
- R20-R25 — 6-разрядная параллельная 2-я шина данных сигналов красного цвета.
- G20-G25 — 6-разрядная параллельная 2-я шина данных сигналов зеленого цвета.
- B20-B25 — 6-разрядная параллельная 2-я шина данных сигналов синего цвета.
- 64-bit Bidirectional Shift Register — 64-разрядный двунаправленный сдвиговый регистр.
- Data Latch — регистр данных на 64x36=2304 бита (сигнал записи LD).
- D/A Converter — 384 каналов 6 разрядных ЦАП (384x6=2304 бита).
- Output Buffer — выходные аналоговые каскады со сдвигом уровня и с управлением сменой полярности (сигналом POL).
- PLSR/PRSL — эстафетные сигналы на направления сдвига единицы в сдвиговом регистре.

Особенностью драйвера, по сравнению с аналогичными драйверами других производителей, является наличие двух шин данных RGB.

Основные характеристики строчных драйверов Philips:

- PCA8840 — 120/128 выходов (форматы VGA и XGA).
- PCA8851 — 256 выходов (форматы XGA и SXGA).
- Выходное напряжение — до 43 В.
- Каскадирование микросхем.
- Напряжение питания логики — от 2,4 до 5,5 В.
- Максимальная частота — 100 кГц.
- Шаг выводов TCP-носителя — 45 мкм.

Столбцовые драйверы фирмы Sharp

На рис. 22 показана структура микросхемы строчного драйвера LH168M фирмы Sharp.

LH168M имеет 384 выхода для управления столбцами TFT-дисплея. Микросхема обеспечивает поддержку передачи 262 144 (64x64x64) цветов с 64 градациями шкалы серого.

Микросхема состоит из следующих функциональных узлов:

- сдвигового регистра на 128 разрядов (shift register);
- трех входных 6-разрядных регистров для цифровых данных RGB (data latch);

- буферной памяти для данных по каждому цвету (6 x 128 = 768 бит) (sampling memory);
- регистра строки изображения (hold memory);
- Схемы преобразования уровней (level shifter);
- 128-канального модуля ЦАП (DA converter);
- выходных формирователей (output circuit);
- схемы формирователя опорных напряжений для ЦАП (reference Voltage Generation Circuit).

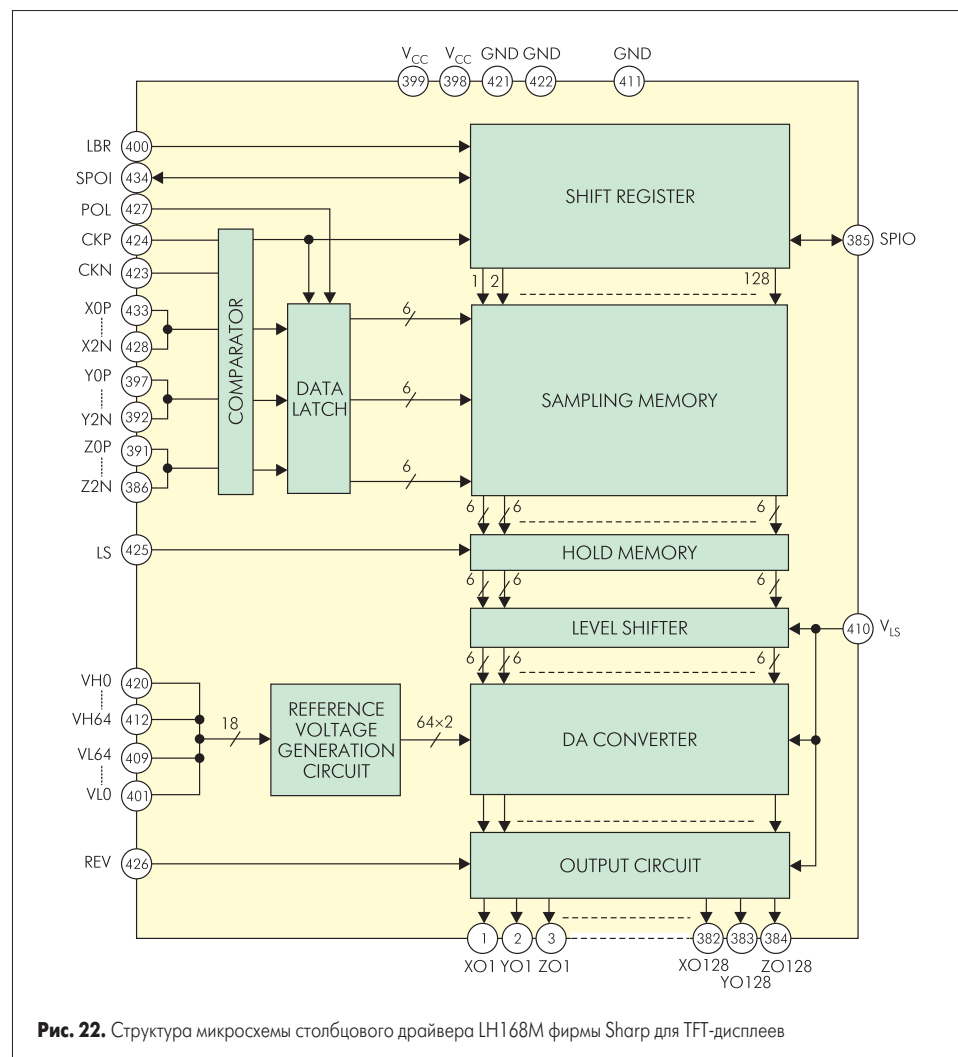


Рис. 22. Структура микросхемы столбцового драйвера LH168M фирмы Sharp для TFT-дисплеев

Таблица 1. Столбцовые драйверы фирмы Hitachi для TFT-дисплеев

Тип	Число выходов	Назначение/Характеристики	Макс. напряжение на выходах	Корпус
HD66323	384	Столбцовый драйвер TFT, 64 уровня градации	7	TCP
HD66339	480	Столбцовый драйвер TFT, 64 уровня градации	10	TCP
HD66351	384	Столбцовый драйвер TFT, 256 уровней градации	15.5	TCP

Таблица 4. Столбцовые драйверы Seiko-Epson для TFT-дисплеев

Тип драйвера	Напряжение логики, В	Напряжение выходов, В	Число выходов	Входы	Корпус
SED1770D 0A	4,5–5,5	5–17	160	R, G, B	Кристалл с золотыми шариками
SED1771D 0A			162		

Данные по каждому цвету поступают по 6-разрядным шинам на входы драйвера и фиксируются в буферных регистрах. Далее в соответствии с тактовым сигналом квантования по пикселям производится распределение цветовых сигналов в буферной памяти на строку. Из строчной памяти сигналы проходят через схему сдвига уровня и поступают на выходные формирователи.

Основные характеристики микросхемы

- Число управляющих выходов 384 (128×3).
- Встроенные 6-разрядные ЦАП по каждому каналу.
- Тип смены полярности может производиться в двух режимах.
- Входной интерфейс — RSDS.
- Отображение 262 144 цветов с 64 градациями по яркости.
- Возможность каскадного включения драйверов.

Литература

1. Albert Y. Lee. TFT-LCD Module Architecture for Notebook Computers. Information Display. 2002. No. 1.
2. Bob Myers. Display Electronics and Interfacing. Information Display. 2001. No. 10.

3. A. Lee, D.W. Lee. Integrated TFT — LCD Timing Controllers With RSDS Column Driver interface. Interface Products. National Semiconductor Corporation.
4. Craig Zajac. The problem of Too Many Pixels. Information display. 2002. No. 12.
6. Datasheet MPT57605 256-OUTPUT TFT GATE DRIVER. Texas Instruments.
7. Datasheet TMS57535A 480CH 64G/S COLOR TFT SOURCE DRIVER. Texas Instruments.
8. RSDS Flat Panel Display Design Guidelines. Part 2. Application Note 1237. April 2003. National Semiconductor.
9. Datasheet FPD85310 Panel Timing Controller. National Semiconductor.
10. FPD33684A/ FPD33684B Low Power, Low EMI, TFT-LCD Column Driver with RSDS Inputs, 64 Grayshades, and 384 Outputs for XGA/SXGA Applications. National Semiconductor.
11. FPD33680 Low Power, Low EMI, TFT-LCD Column Driver with RSDS Inputs, 64 Grayshades, and 480 Outputs for SXGA/UXGA Applications. National Semiconductor.
12. Roberto Simmarano. Rethinking the PC. Information display. 2003. No. 1.
13. Robert Greenberg, Tamara Michel, Sang-Soo Kim, Jun H. Seouk, Joseph Kim, Jin-Ho Park. Image Processor Architecture Enables Smart LCD Design Integrating LCD Panel with Display Controller Electronics. SID'04. Seoul, Korea. 2004.

Таблица 2. Драйверы фирмы Sharp для TFT-дисплеев

Тип	Интерфейс	Число выходов	Функция
LH1684F	цифровой	240	Столбцовый драйвер TFT LCD
LH1687		240	Столбцовый драйвер TFT-LCD
LH168A		384	Столбцовый драйвер TFT-LCD
LH168B		324	Столбцовый драйвер TFT LCD 64 градации
LH168D		384	Столбцовый драйвер TFT LCD 64 градации
LH168G		324	Столбцовый драйвер TFT LCD 64 градации
LH168J		384	Столбцовый драйвер TFT LCD 64 градации
LH168K		324	Столбцовый драйвер TFT-LCD
LH168M		384	Столбцовый драйвер TFT-LCD
LH168P		309	Столбцовый драйвер TFT-LCD
LH168R		384	Столбцовый драйвер TFT-LCD
LH1691	аналоговый	240	Столбцовый драйвер TFT-LCD
LH1692	аналоговый	300	Строчный драйвер TFT-LCD

Таблица 3. Драйверы Samsung для TFT-дисплеев

Драйверы строчные			
Тип	Описание	Число выводов	
S6C0647	Драйвер строчный	256	
S6C0655	Драйвер строчный	120/128	
S6C0657	Драйвер строчный	263/256	
Драйверы столбцовые			
Название	Число бит для кодирования каждого цвета	Интерфейс с TCON	Число выводов
S6C0666	6	Шина RSDS	384
S6C0641	6	Параллельная шина	300/309
S6C0668	6	Параллельная шина	384
S6C0670	8	Параллельная шина	384/402
S6C0671	8	Параллельная шина	384
S6C0672	6	Параллельная шина	384
S6C0676	6	Параллельная шина	480
S6C0678	6	Параллельная шина	420
S6C0679	6	RSDS-шина	420
S6C1652	6	Параллельная шина	300/309