

THE DIFFERENT PARTS FOR CRT

LOC	28" 4.3	28" 16.9 (1)
C404	1.6KV 103 (M)	1.6KV 113 (M)
C408	400V 0.3 (M)	400V 0.33 (M)
R388	2W 0.5 (wire wound)	2W 0.67 (wire wound)
V901		

NOTE:

1. RESISTANCE IS SHOWN IN OHM; K=1000, M=1000000
2. UNLESS OTHERWISE NOTED IN SCHEMATIC ALL CAPACITOR VALUES ARE EXPRESSED IN  $\mu$ F
3. VOLTAGES READ WITH "VTVM" FROM POINT INDICATED TO CHASSIS GROUND USING A COLOR BAR SIGNAL WITH ALL CONTROLS AT NORMAL LINE 230V AC. VOLTAGE READINGS SHOWN ARE NORMAL VALUES AND MAY VARY +20% EXCEPT H.V.
4. THIS CIRCUIT DIAGRAM IS A STANDARD ONE. CIRCUIT PRINTED MAY BE SUBJECT TO CHANGE FOR PRODUCT IMPROVEMENT WITHOUT PRIOR NOTICE

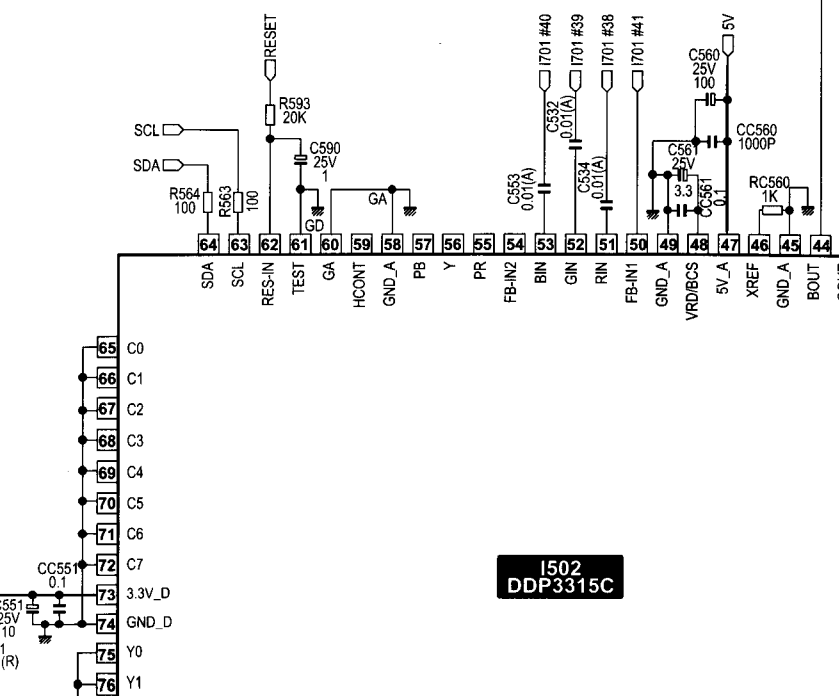
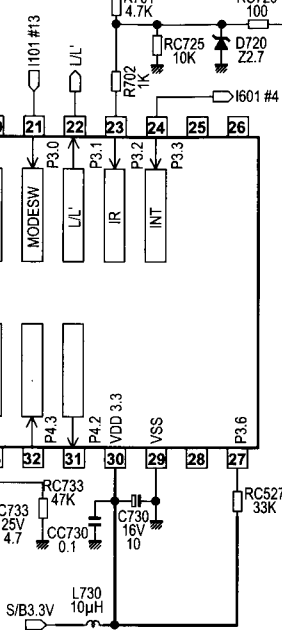
WARNING:  
BEFORE SERVICING THE CHASSIS, READ "X-RAY RADIATION", "SAFETY PRECAUTION" AND "PRODUCT SAFETY NOTICE" IN SERVICE MANUAL.

CAUTION TO SERVICE TECHNICIANS:  
BEFORE RETURNING THE RECEIVER TO CUSTOMER, LEAKAGE CURRENT OR RESISTANCE MEASUREMENTS SHOULD BE PERFORMED TO DETERMINE THAT EXPOSED PARTS ARE PROPERLY INSULATED FROM THE SUPPLY CIRCUIT.

TUNER\_AGC

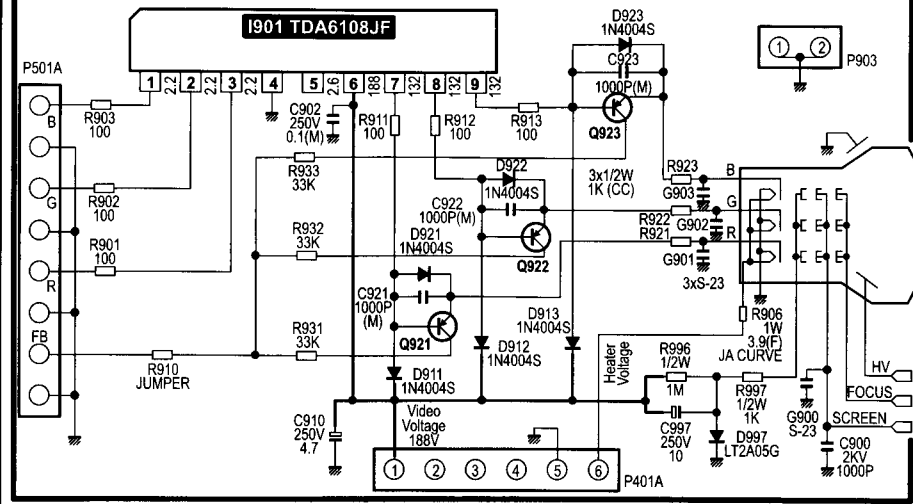
5V

2.5V

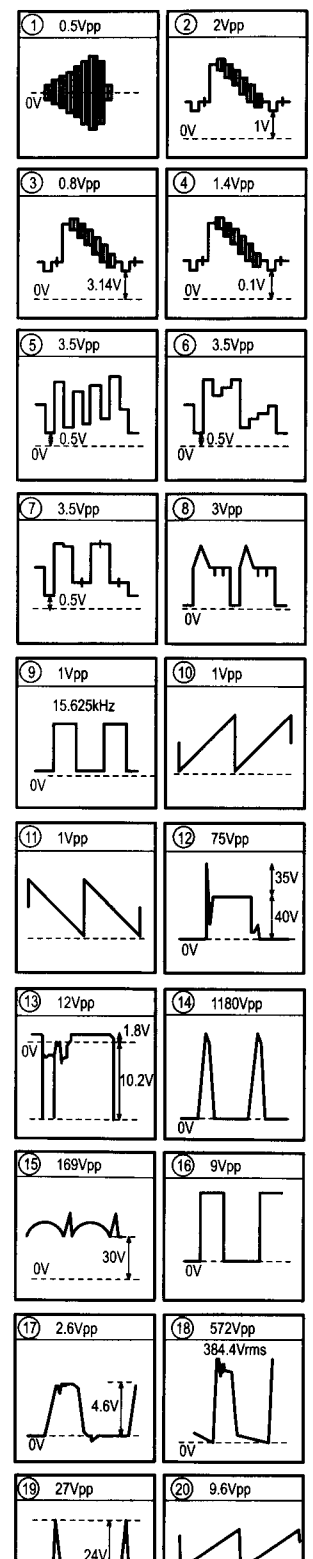
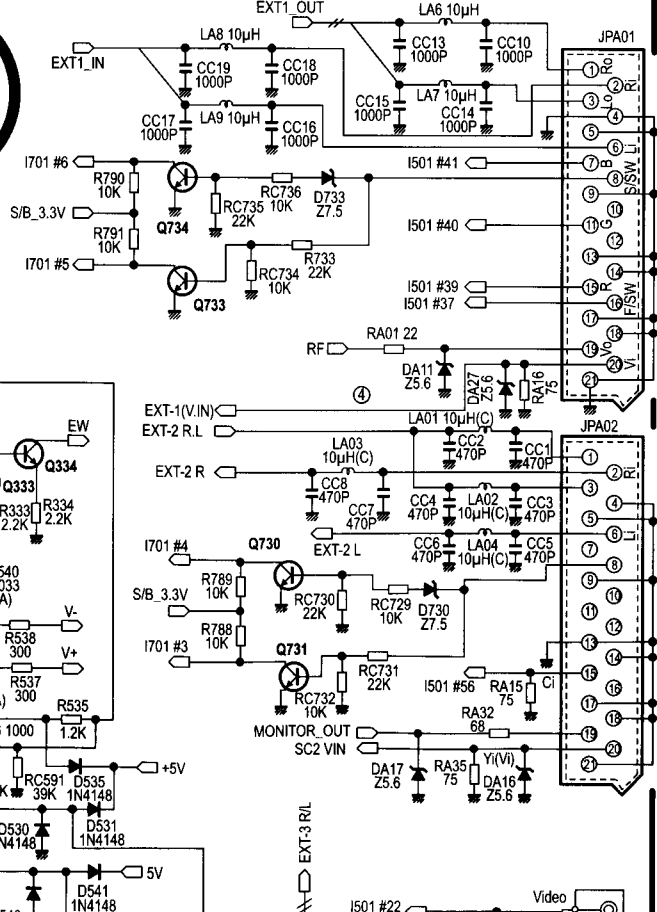


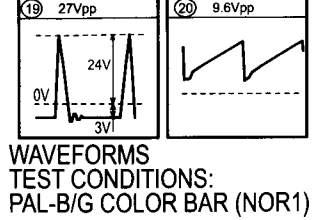
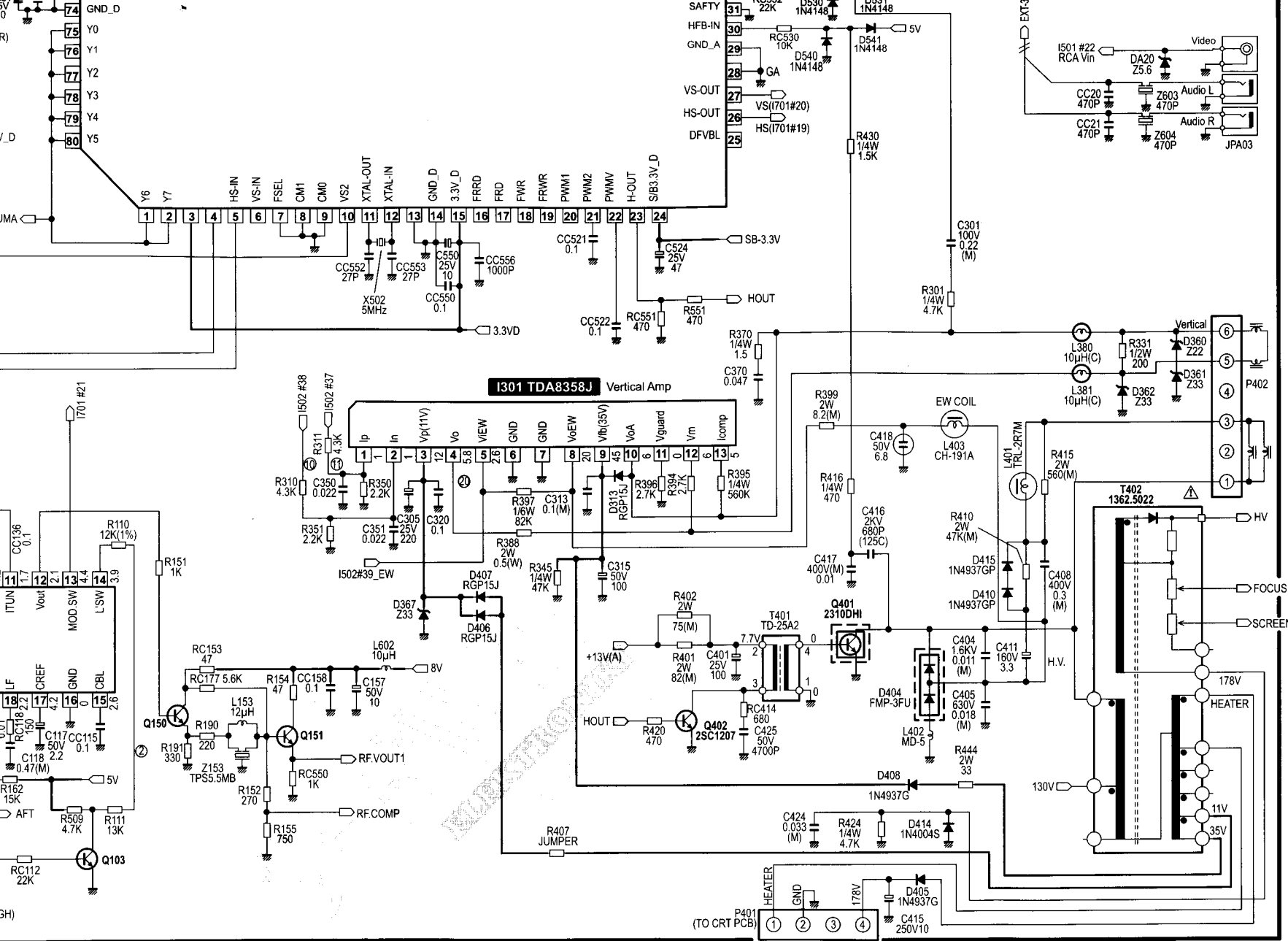
I502 DDP3315C

CRT PFC S/N: 4859829013



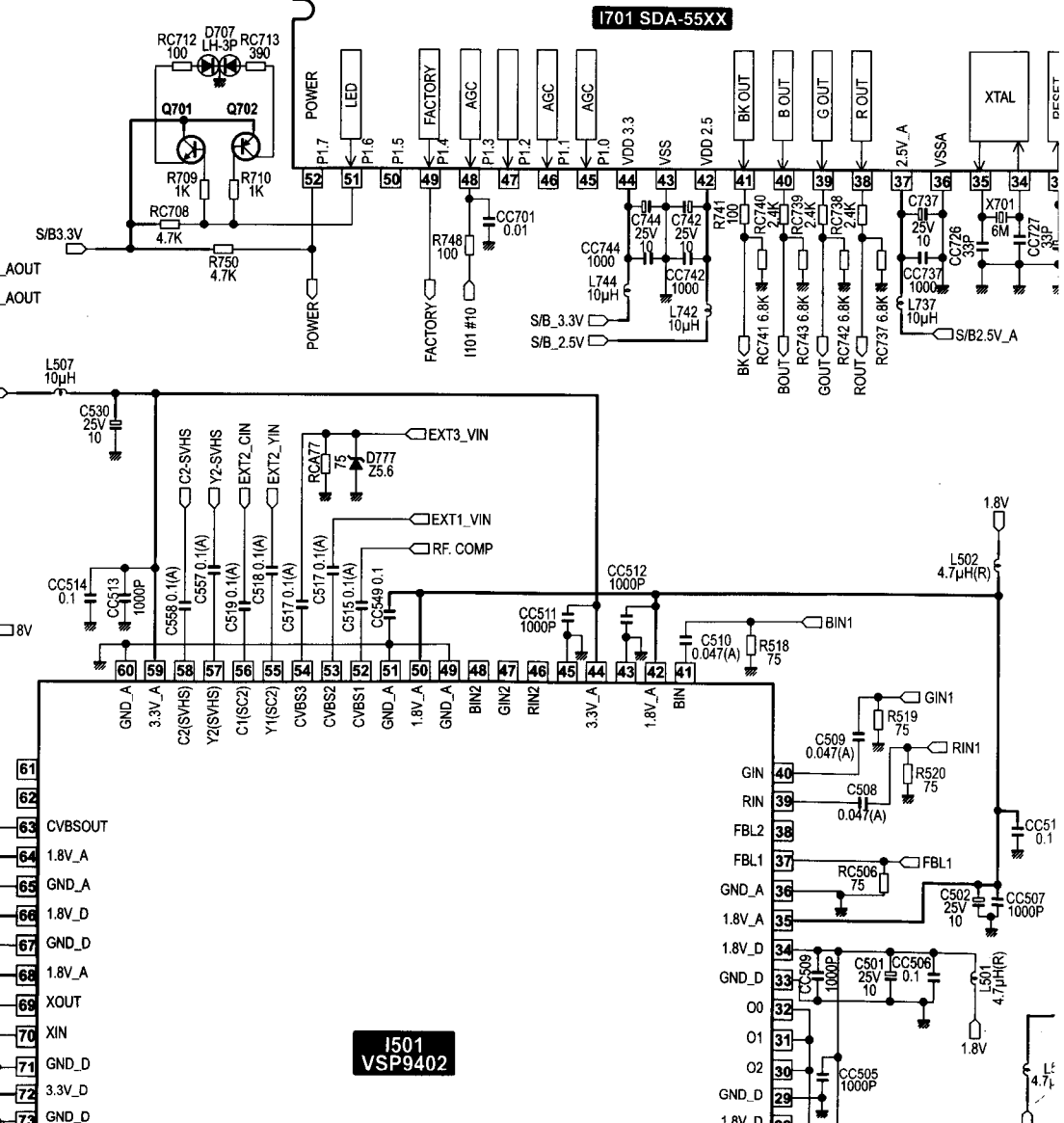
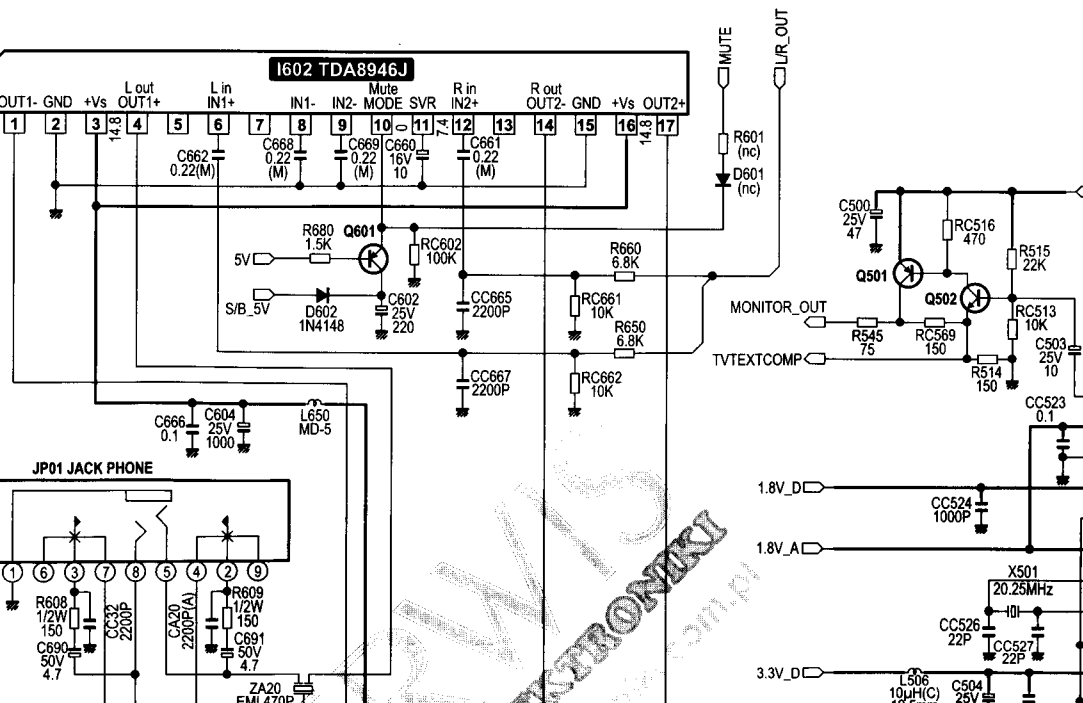
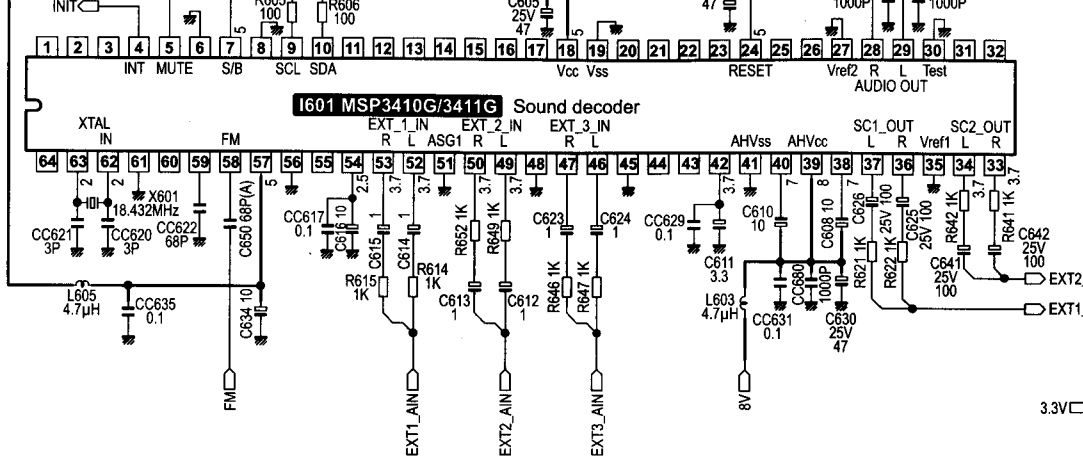
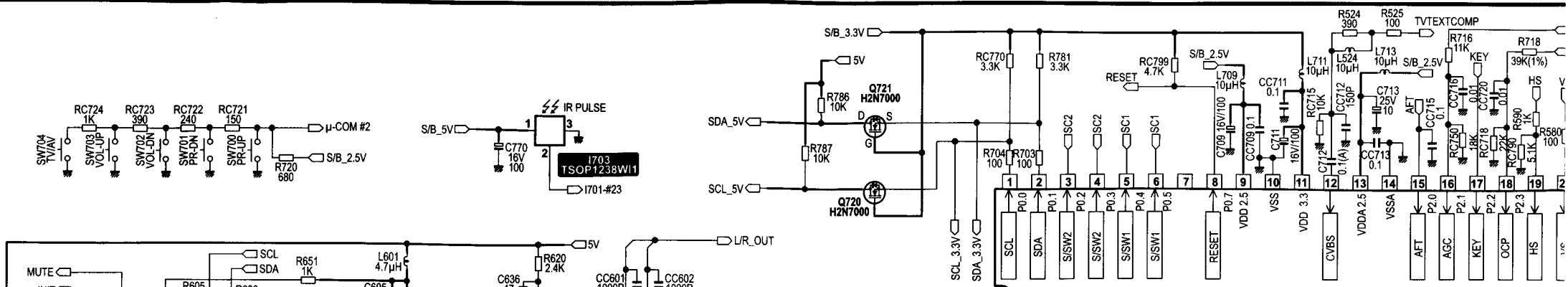
305

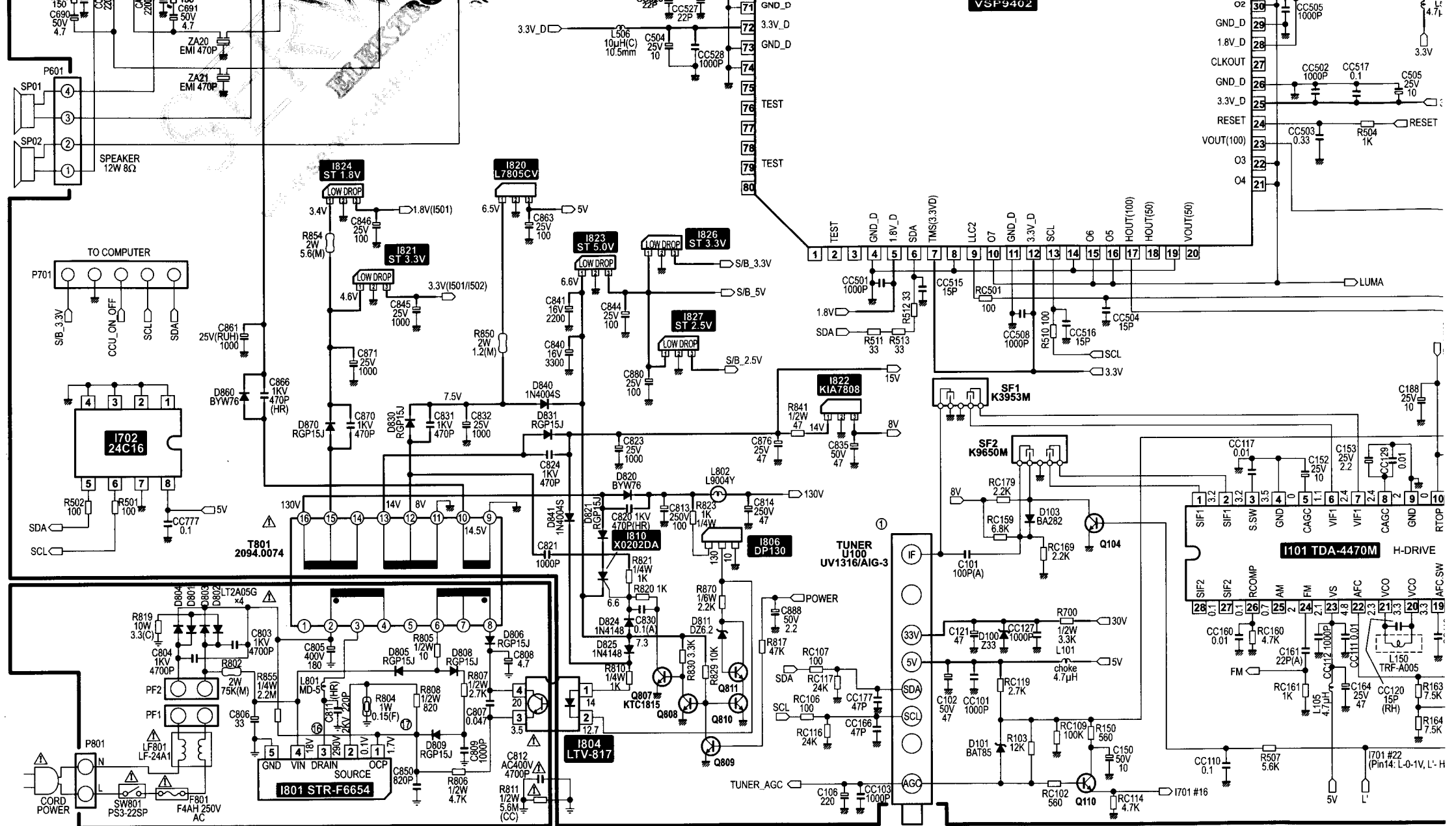




DW\_SE5/2006

# OTVC Daewoo chassis CP-830 (strona 1/1)



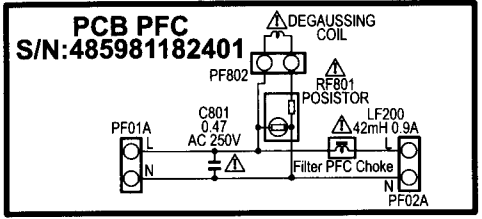


THE DIFFERENT PARTS FOR CRT

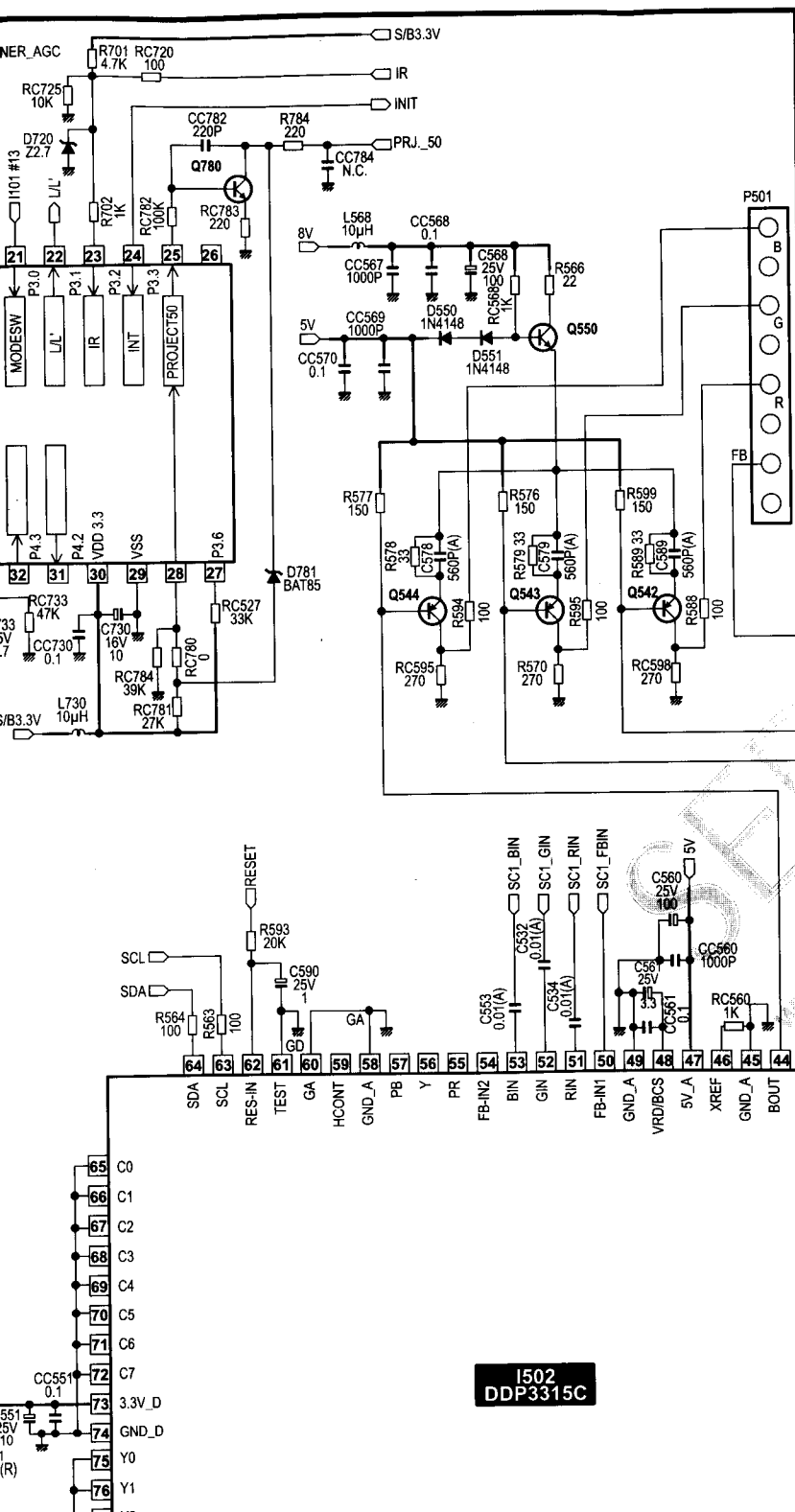
Aspect	LG Philips		Thomson		Samsung	
	4:3	16:9	4:3	16:9	4:3	16:9
V901	A68ERF012X044	A68ERF022X044	A68ELA011X121	W66ELC011X121	A68QCP893X925	W66QDE993X912
C404	1.6KV 0.011	1.6KV 0.01	1.6KV 0.01	1.6KV 0.01	1.6KV 0.01	1.6KV 0.01
C408	400V 0.33	400V 0.30	400V 0.33	400V 0.33	400V 0.30	400V 0.30
L401	TRL-040F	TRL-6R3D	NEW (5.8µH)	TRL-040F	TRL-040F	TRL-040F
R388	2W 0.5(W/W)	2W 0.67(W/W)	2W 0.5(W/W)	2W 0.5(W/W)	2W 0.5(W/W)	2W 0.5(W/W)
R906	6.2(F) JA	3.9(F) JA	2.7(F) JA	2.7(F) JA	5.6(F) JA	5.6(F) JA
R823	1/4W 1K	1/4W 4.7K	1/4W 1K	1/4W 1K	1/4W 1K	1/4W 1K
R331	1W 200	1W 200	2W 100	2W 100	2W 100	2W 100
C416	2KV 470P(R)	2KV 680P(R)	2KV 680P(R)	2KV 680P(R)	2KV 680P(R)	2KV 680P(R)
R395	1/4W 560K	1/4W 560K	1/4W 390K	1/4W 390K	1/4W 390K	1/4W 390K
R415	2W 560	2W 680	2W 560	2W 560	2W 560	2W 560
T402	1362.5039	1362.5022	1362.5041		1362.5041	

THE DIFFERENT PARTS FOR VIRTUAL DOLBY SURROUND

LOC	w/o VDS model	with VDS model
I601	MSP3410G	MSP3411G
CC601	50V X7R 4700P	50V X7R 1000P
CC602	50V X7R 4700P	50V X7R 1000P
CC665	50V X7R 4700P	50V X7R 2200P
CC667	50V X7R 4700P	50V X7R 2200P

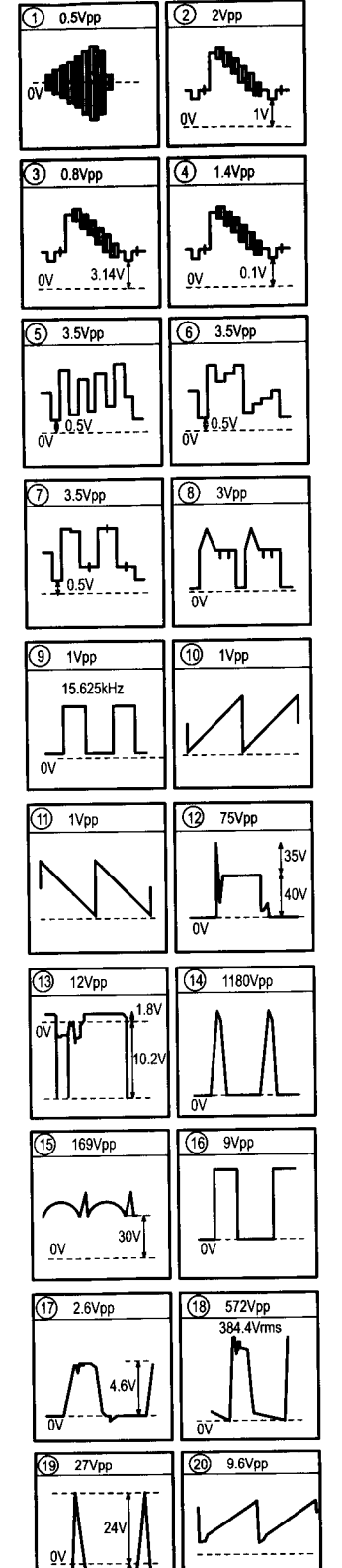
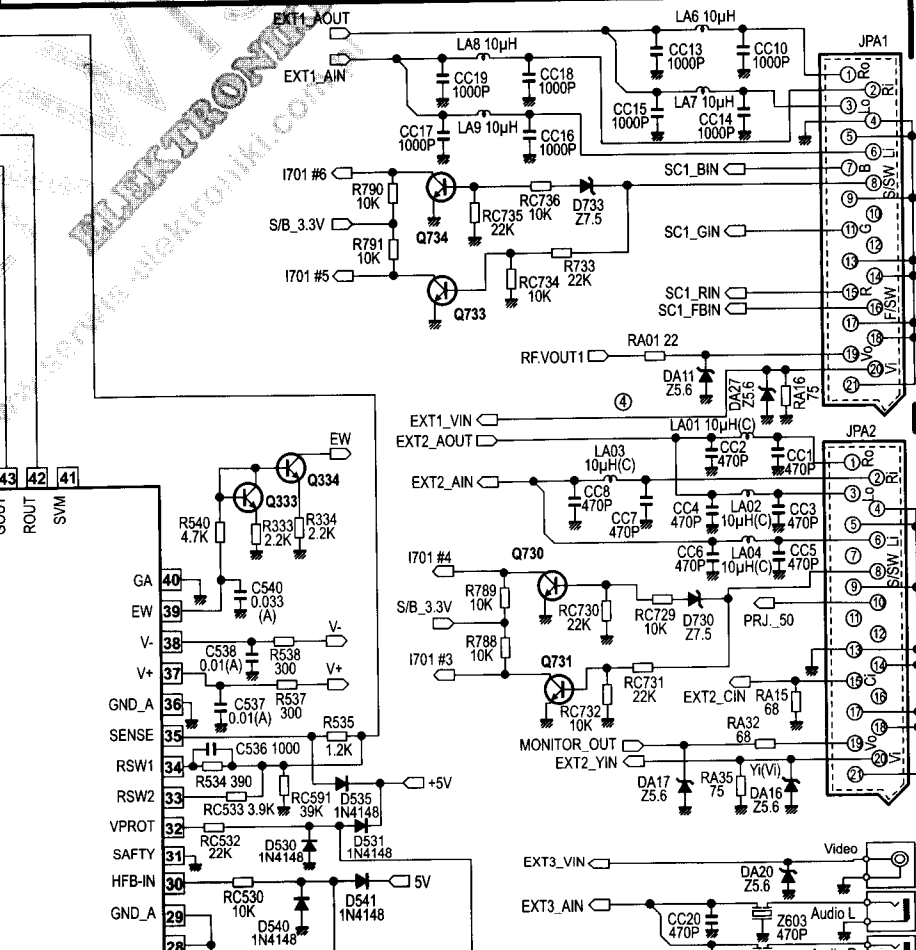
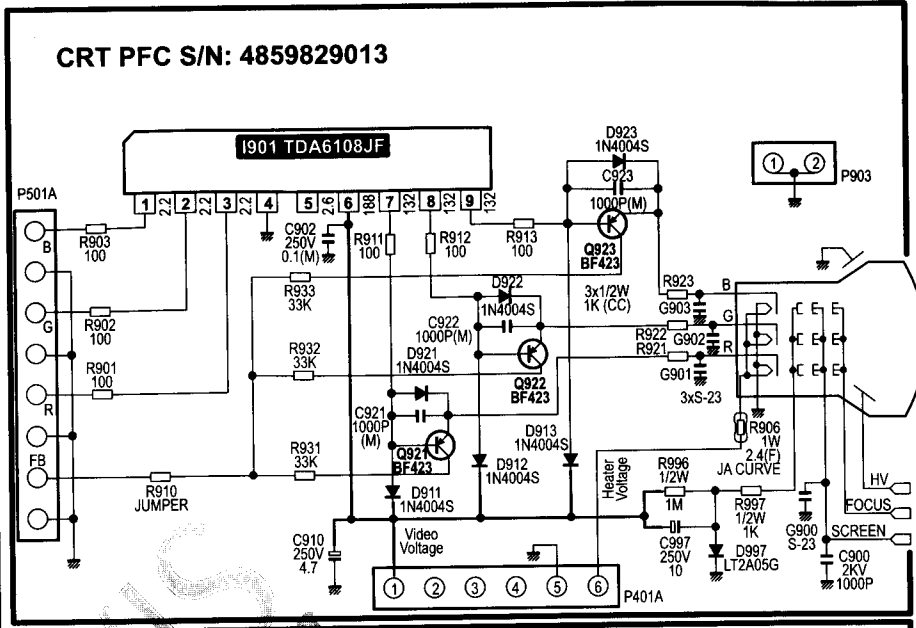


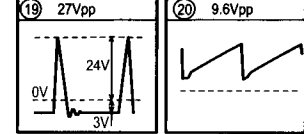
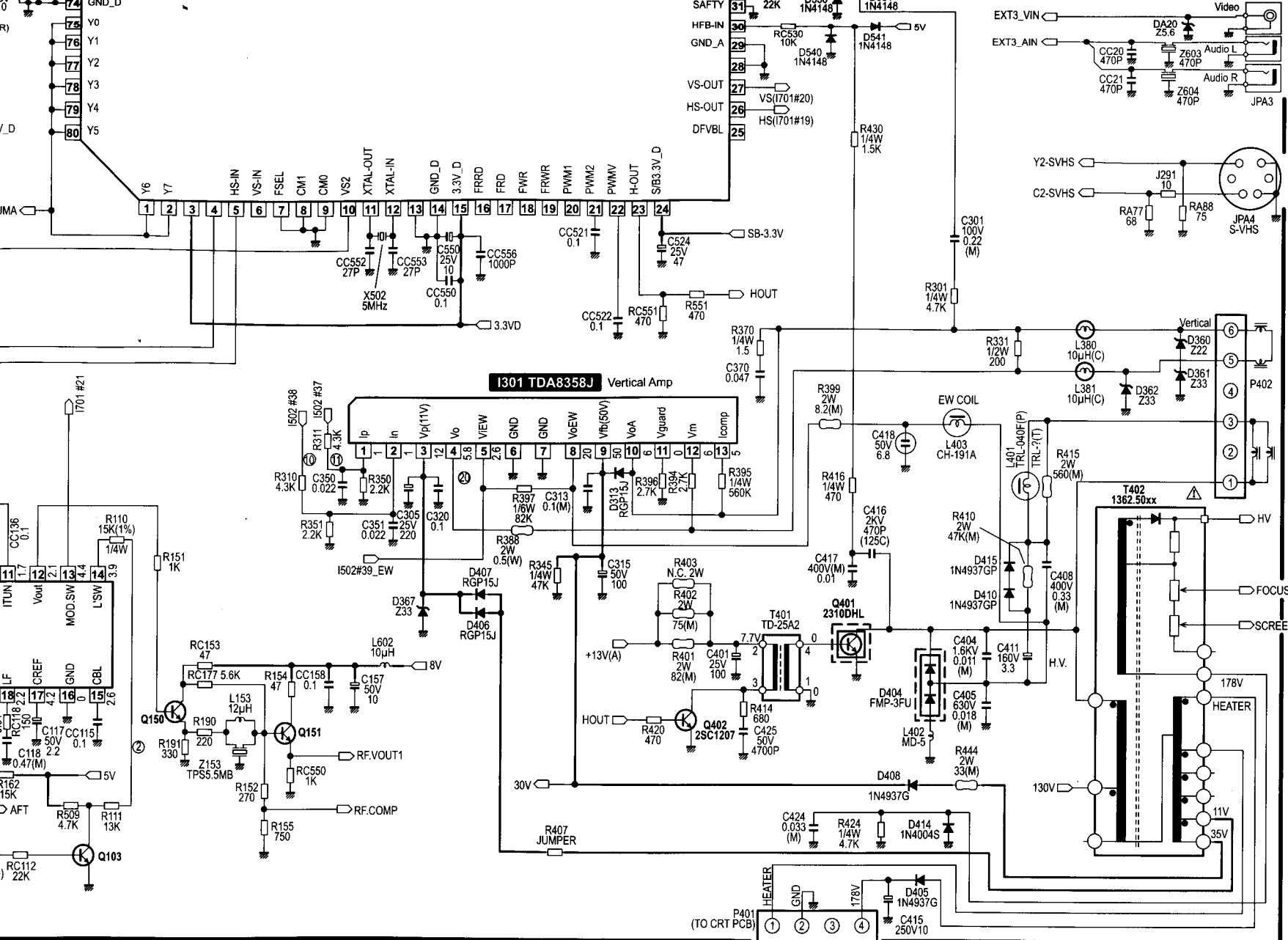
NOTE:  
 1. RESISTANCE IS SHOWN IN OHM; I  
 2. UNLESS OTHERWISE NOTED IN SC  
 VALUES ARE EXPRESSED IN µF  
 3. VOLTAGES READ WITH "VTVM" FR  
 INDICATED TO CHASSIS GROUND  
 USING A COLOR BAR SIGNAL WITH /  
 CONTROLS AT NORMAL LINE 230V A  
 SHOWN ARE NORMAL VALUES AND  
 4. THIS CIRCUIT DIAGRAM IS A STAN  
 SUBJECT TO CHANGE FOR PRODUC  
 IMPROVEMENT WITHOUT PRIOR NO



**I502 DDP3315C**

**CRT PFC S/N: 4859829013**





WAVEFORMS  
TEST CONDITIONS:  
PAL-B/G COLOR BAR(NDR1)

WARNING:  
BEFORE SERVICING THE CHASSIS, READ  
"X-RAY RADIATION", "SAFETY PRECAUTION"  
AND "PRODUCT SAFETY NOTICE" IN SERVICE MANUAL.

CAUTION TO SERVICE TECHNICIANS:  
BEFORE RETURNING THE RECEIVER TO CUSTOMER,  
LEAKAGE CURRENT OR  
RESISTANCE MEASUREMENTS SHOULD  
BE PERFORMED TO DETERMINE THAT  
EXPOSED PARTS ARE PROPERLY INSULATED  
FROM THE SUPPLY CIRCUIT.

DW\_SE5/2006

**OTVC Daewoo**  
**chassis CP-830F (strona 1/1)**



# Opis chassis CP830F firmy Daewoo

Marian Borkowski

*Chassis CP830F stosowane jest w odbiornikach z kineskopami o przekątnej ekranu 28 i 29 cali, z formatem obrazu 4:3 i 16:9. Zapewnia ono prawidłowe odtwarzanie sygnałów nadawanych w standardach: PAL - SECAM B/G D/K, PAL I/I, SECAM L/L', ponadto możliwa jest obróbka sygnałów w standardach: PAL, SECAM, PAL 60, NTSC M, NTSC 4.43 podanych na wejścia AV. Chassis to zastosowano między innymi w następujących odbiornikach: DTH-29U7, DTH-29U8, DTH-2881, DTH-28W8, DTH-28W9.*

## Tor pośredniej częstotliwości

Na rysunku 1 przedstawiono ogólny schemat blokowy chassis CP830F. Sygnał pośredniej częstotliwości z wyjścia głowicy podany jest na dwa filtry z falą powierzchniową. Jeden przeznaczony jest dla pośredniej częstotliwości niosącej informację o fonii, a drugi dla sygnału zawierającego treść wizyjną. Dla toru wideo zastosowano filtr K3953M (SF1), a w torze audio pracuje K9650M (SF2). Z wyjścia filtra SF2 częstotliwość pośrednia fonii doprowadzona jest do nóżek 1 i 2 układu I101 (TDA4470M, układ TDA4470 został omówiony w nr 10/

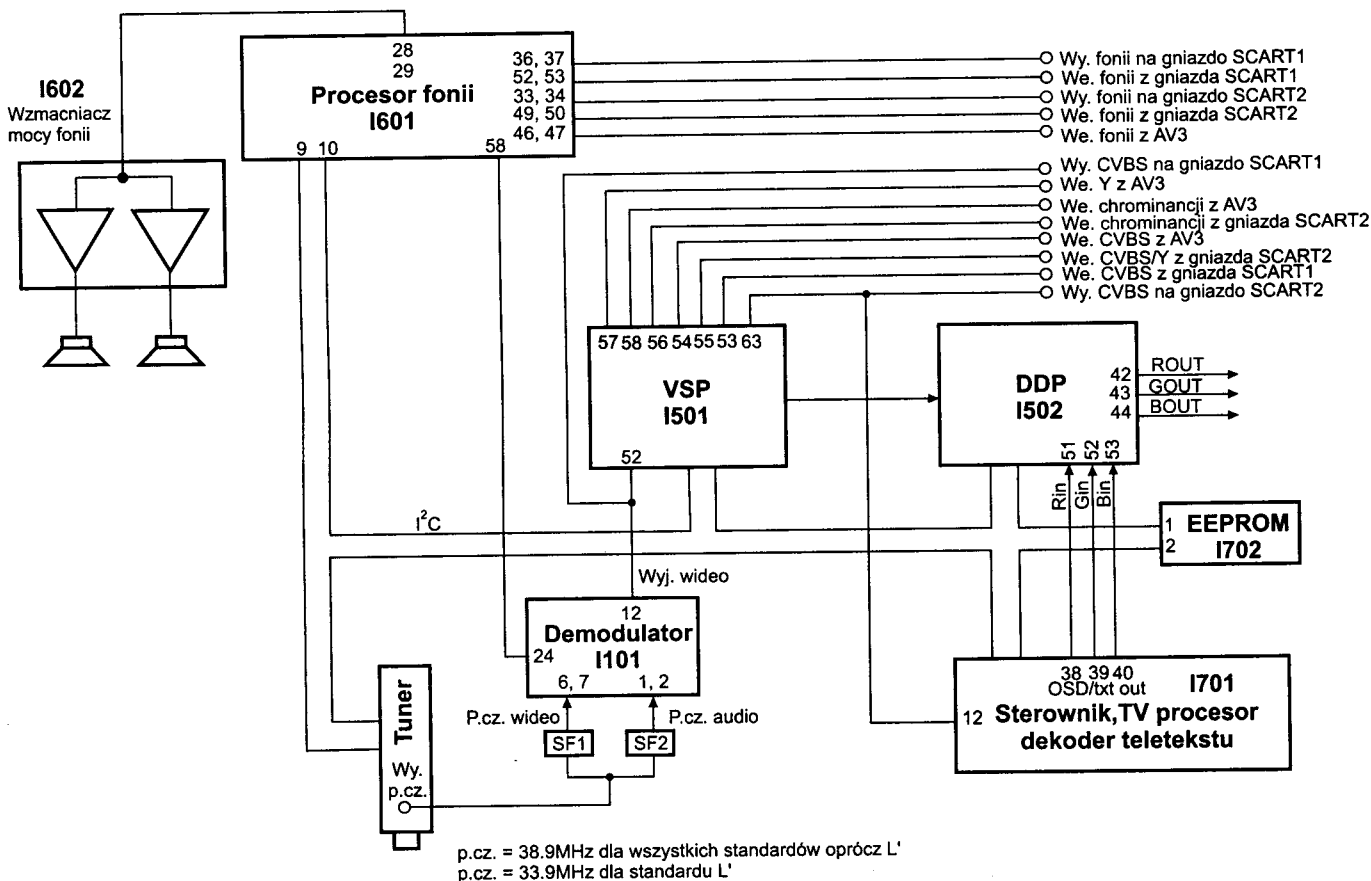
2005 „SE”), a pośrednia sygnału wizji z wyjścia filtra SF1 podana jest na nóżki 6 i 7 tego układu.

Sygnał wideo jest wzmacniany w trójstopniowym wzmacniaczu p.cz. wewnątrz TDA4470M. Wzmocnienie każdego stopnia kontrolowane jest przez układ automatycznego wzmocnienia. Z wyjścia wzmacniacza sygnał wideo doprowadzony jest do demodulatora.

Na kondensatorze dołączonym do nóżki 8 odkłada się napięcie, którego wartość reguluje wzmocnienie wzmacniacza p.cz. W zależności od rodzaju modulacji odbieranego sygnału jako poziom odniesienia traktowane jest napięcie odpowiadające impulsom synchronizacji (modulacja negatywna) lub poziomowi bieli (modulacja pozytywna).

Napięcie ARW z nóżki 8 wykorzystywane jest wewnątrz układu do wytworzenia sygnału regulującego wzmocnienie głowicy. Sygnał ARW dla głowicy wyprowadzony jest na nóżkę 11 (jest to wyjście typu otwarty kolektor). Opóźnienie tego sygnału regulowane jest napięciem stałym doprowadzonym do nóżki 10 I101 z nóżki 48 procesora I701.

Stabilność parametrów odbieranego obrazu zapewnia również układ automatycznej regulacji częstotliwości. Wewnętrzna struktura układu I101 zawiera obwód FPLL (*Frequency Phase Locked Loop*), który zawiera detektory częstotliwości i fazy, dzięki którym wytwarzane jest napięcie korygujące często-



Rys.1. Schemat blokowy chassis CP830F.

liwość generatora VCO. Do poprawnej pracy tego generatora konieczne jest podłączenie do nóżek 20 i 21 zewnętrznego układu LC, który współpracuje z wewnętrznymi diodami warikapowymi. Wyjściowy sygnał ARCz wyprowadzony jest na nóżkę 22. Sygnałem z nóżki 19 można wymusić na tej nóżce narastanie, opadanie lub wyłączenie ARCz. W praktyce dla środkowej częstotliwości p.cz. cewką równoległego układu LC (nóżki 20 i 21) ustawia się wyjściowy prąd nóżki 22 równy zeru. Elementy dołączone do nóżki 26 pozwalają na przesunięcie fazy generatora VCO, co umożliwia poprawę jakości fonii.

Sygnał wideo wzmacniany jest we wzmacniaczu operacyjnym, którego pasmo przenoszenia równe jest 8MHz. Zastosowanie wzmacniacza ułatwia adaptację na wyjściu, które stanowi nóżka 12, pułapki fonii. Amplituda wyjściowego sygnału wideo powinna wynosić  $2V_{pp}$ .

W torze fonii układu I101 zastosowano podobne rozwiązanie, jak w torze wideo. Sygnałem z nóżki 3 możliwe jest przełączanie wejściowych sygnałów p.cz. fonii (jeżeli takie występują) z drugiego filtru z fałą powierzchniową. Sygnały z obu wejść p.cz. fonii są od siebie izolowane, co zapewnia minimalne ich wzajemne zakłócanie się. W torze fonii poziom sygnału również kontrolowany jest przez układ automatycznej regulacji wzmacnienia. Sygnał ARW dla toru fonii proporcjonalny jest do średniej wartości nośnej fonii.

Przy quasirownym odbiorze fonii wytwarzany jest sygnał różnicowy, który uzyskiwany jest przez konwersję częstotliwości pośredniej i nośnej wizji, której źródłem jest generator VCO. Uzyskany w ten sposób sygnał o częstotliwości różnicowej fonii wyprowadzony jest na nóżkę 24 układu TDA4470M.

## Dekoder i tor wideo

Analogowy sygnał CVBS lub SVHS jest doprowadzony jest do jednego z wejść CVBS1÷7 układu VSP94x2A (I501),

który jest multistandardowym dekoderym oraz realizuje wszystkie podstawowe funkcje bloku FEATURE. Amplituda wejściowego sygnału powinna wynosić  $0.5 \div 1.5V_{pp}$ . Wejściowy sygnał podany jest do przetwornika analogowo-cyfrowego, który przetwarza go na 9-bitowy sygnał cyfrowy. Przetwornik ten pracuje z częstotliwością 20.25MHz.

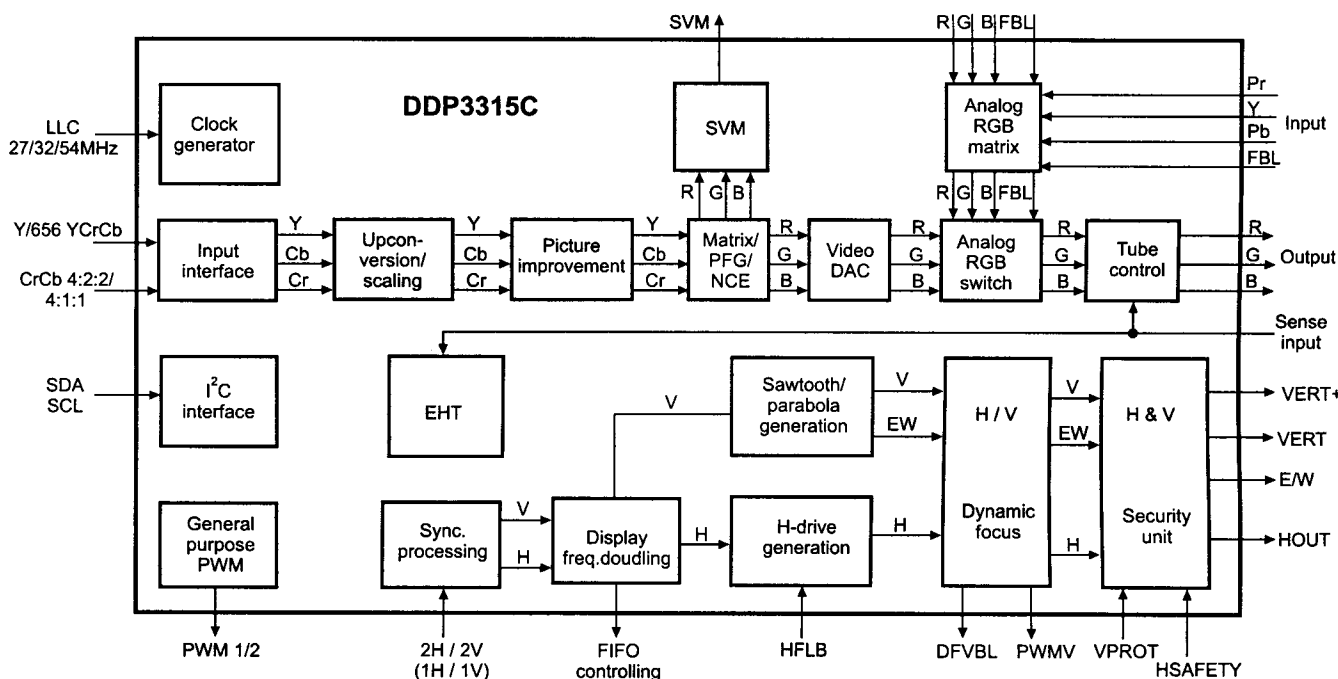
Impulsy synchronizacji są wydzielane z wejściowego sygnału CVBS po odfiltrowaniu z niego wysokoczęstotliwościowych składowych.

Multistandardowy dekodery układu VSP94x2A zapewnia automatyczną detekcję sygnałów nadawanych w standardzie SECAM oraz PAL/NTSC z podnośnymi 3.58MHz i 4.43MHz. Natomiast w trybie AV lub po wybraniu programu 0 możliwa jest detekcja: NTSC M, NTSC 4.43 i PAL60.

Jako procesor wideo w omawianym chassis zastosowano układ DDP3315 (I502), którego schemat blokowy przedstawiono na rysunku 2. Układ ten zawiera między innymi następujące obwody:

- poprawy jakości sygnału luminancji,
- automatycznego ustalania punktu odcięcia katod,
- ogranicznik średniej wartości prądu kineskopu,
- poprawy odtwarzania kolorów (CTI – *Color Transient Improvement*),
- modulacji szybkości wiązki elektronów (*Scan Velocity Modulation*),
- łagodnego startu i zatrzymania pracy układu odchylenia poziomego,
- różnicowego wyjścia układu odchylenia pionowego,
- zabezpieczenia układów odchylenia pionowego i poziomego,
- umożliwiającej konwersję częstotliwości ramki z 50/60Hz na 100/120Hz.

Układ DDP3315C ma dwa analogowe wejścia, jedno dla sygnału RGB, a na drugie można podać jeden z sygnałów RGB/YCrCb/YPrPb. W celu zapewnienia najlepszej rozdzielczości



Rys.2. Schemat blokowy układu DDP3315C.

zegar tego układu pracuje z częstotliwością około 40MHz. Sygnały luminancji i chrominancji są rozdzielane i przetwarzane oddzielnie, co zapewnia poprawę ich jakości. Ponadto częstotliwość odchylenia poziomego stabilizowana jest przez dwie pętle PLL. Jedna pętla zapewnia właściwy czas trwania impulsu synchronizacji, a druga ustala jego fazę. Wyprowadzenia układu DDP3315C pełnią następujące funkcje:

- n.1 (Y6) – wejście danych z szyny przynoszącej informację o sygnale luminancji.
- n.2 (Y7) – wejście danych z szyny przynoszącej informację o sygnalizacji luminancji - MSB.
- n.3 (656EN) – wejście zezwalające trybu 656.
- n.4 (LLC2) – wejście zegara.
- n.5 (HS) – wejście impulsów synchronizacji odchylenia poziomego.
- n.6 (VS) – wejście impulsów synchronizacji odchylenia pionowego.
- n.7 (FREQSEL) – wybór zakresu częstotliwości dla sygnałów sterujących odchyleniem poziomym.
- n.8 (CM1) – wybór 1 zegara.
- n.9 (CM0) – wybór zegara 0.
- n.10 (VS2) – dodatkowe wejście impulsów odchylenia pionowego VSYNC.
- n.11 (XTAL2) – wyjście rezonatora krystalicznego.
- n.12 (XTAL1) – wejście rezonatora krystalicznego.
- n.13, 28, 40, 60 (NC) – niepodłączone.
- n.14 (GNDD) – masa stopnia wyjściowego układu sterowania.
- n.15 (VSUPP) – zasilanie stopnia wyjściowego układu sterowania.
- n.16 (FIFORRD) – wyjście *resetu* licznika odczytu FIFO.
- n.17 (FIFORD) – wyjście zezwolenia na odczyt FIFO.
- n.18 (FIFOWR) – wyjście zezwolenia na zapis FIFO.
- n.19 (FIFORWR) – wyjście *resetu* licznika zapisu FIFO.
- n.20 (PWM1) – sterowane szyną I<sup>2</sup>C wyjście przetwornika cyfrowo-analogowego.
- n.21 (PWM2) – sterowane szyną I<sup>2</sup>C wyjście przetwornika cyfrowo-analogowego lub wyjście układu ustalającego nachylenie obrazu (*tilt*).
- n.22 (PWMV) – sterowane szyną I<sup>2</sup>C wyjście przetwornika cyfrowo-analogowego.
- n.23 (HOUT) – wyjście impulsów odchylenia poziomego służących do sterowania stopniem końcowym.
- n.24 (VSTBY) – zasilanie *standby* generatora H.
- n.25 (DFVBL) – wyjście układu dynamicznej regulacji ostrości w poziomie.
- n.26 (HSYNC) – wyjście impulsów synchronizacji odchylenia poziomego.
- n.27 (VSYNC) – wyjście impulsów synchronizacji odchylenia pionowego.
- n.29 (ASG1) – masa części analogowej.
- n.30 (HFBL) – wejście impulsów powrotu linii.
- n.31 (SAFETY) – wejście układu zabezpieczenia.
- n.32 (VPROT) – wejście ochrony układu odchylenia pionowego.
- n.33 (RSW2) – wyjście przełącznika 2 zakresu pomiaru konwertera analogowo-cyfrowego.
- n.34 (RSW1) – wejście/wyjście przełącznika 1 zakresu pomiaru konwertera analogowo-cyfrowego.
- n.35 (SENSE) – wejście przetwornika analogowo-cyfrowego.
- n.36 (GNDDM) – masa wejścia przetwornika analogowo-cyfrowego.

wego.

- n.37 (VERT+) – różnicowe wyjście “+” przebiegu piłokształtnego odchylenia pionowego.
- n.38 (VERT-) – różnicowe wyjście “-” przebiegu piłokształtnego odchylenia pionowego.
- n.39 (EW) – wyjście układu korekcji EW.
- n.41 (SVM) – wyjście układu modulacji prędkości w poziomie wiązki elektronów.
- n.42 (ROUT) – analogowe wyjście sygnału koloru czerwonego.
- n.43 (GOUT) – analogowe wyjście sygnału koloru zielonego.
- n.44 (BOUT) – analogowe wyjście sygnału koloru niebieskiego.
- n.45 (GND) – masa analogowa.
- n.46 (XREF) – wejście ustalające poziom odniesienia dla przetworników cyfrowo-analogowych RGB.
- n.47 (VSUPO) – zasilanie.
- n.48 (VRD/BCS) – poziom odniesienia przetwornika cyfrowo-analogowego lub wejście próbki prądu kineskopu.
- n.49 (AGND) – masa analogowa układu matrycowania.
- n.50 (FBLIN1) – wejście 1 układu szybkiego wygaszania.
- n.51 (RIN1) – wejście 1 analogowego sygnału koloru czerwonego.
- n.52 (GIN1) – wejście 1 analogowego sygnału koloru zielonego.
- n.53 (BIN1) – wejście 1 analogowego sygnału koloru niebieskiego.
- n.54 (FBLIN2) – wejście 2 układu szybkiego wygaszania.
- n.55 (RIN2/PR) – wejście 2 analogowego sygnału koloru czerwonego / wejście PR.
- n.56 (GIN2/Y) – wejście 2 analogowego sygnału koloru zielonego / wejście Y.
- n.57 (BIN2/PB) – wejście 2 analogowego sygnału koloru niebieskiego / wejście PB.
- n.58 (ASG2) – masa ekranu dla układów analogowych.
- n.59 (HCS) – wejście układu *half contrast*.
- n.61 (TEST) – wyprowadzenie testowe wykorzystywane na etapie produkcji.
- n.62 (RESQ) – wejście *reset*, jego aktywację powoduje stan niski.
- n.63 (SCL) – szyna zegara magistrali I<sup>2</sup>C.
- n.64 (SDA) – dane magistrali I<sup>2</sup>C.
- n.65 (C0) – wejście danych z szyny przynoszącej informację dotyczące sygnału chrominancji - LSB.
- n.66÷71 (C1÷C6) – wejście danych z szyny przynoszącej informację dotyczące sygnału chrominancji.
- n.72 (C7) – wejście danych z szyny przynoszącej informację dotyczące sygnału chrominancji - MSB.
- n.73 (VSUPD) – zasilanie części cyfrowej.
- n.74 (GNDD) – masa części cyfrowej
- n.75 (Y0) – wejście danych z szyny przynoszącej informację o sygnale luminancji - LSB.
- n.76÷80 (Y1÷Y5) – wejście danych z szyny przynoszącej informację o sygnale luminancji.

Z wyjść układu I502 sygnał RGB podawany jest na wejścia modułu kineskopu, w którym jest wzmacniany w układzie TDA6108JF. Układ ten zawiera w swojej strukturze trzy stopnie wzmacniające, każdy dla jednego z sygnałów podstawowych.

## Tor fonii

W torze fonii zastosowano procesor I601 (MSP341x, który został omówiony w „SE” nr 8/2003). Układ ten przekształca wejściowe sygnały do postaci, którą można sterować stopniem końcowym zbudowanym w oparciu o układ TDA8946J (I602). Schemat blokowy tego układu przedstawiono na rysunku 3, a w tabeli 1 zamieszczono opis jego wyprowadzeń.

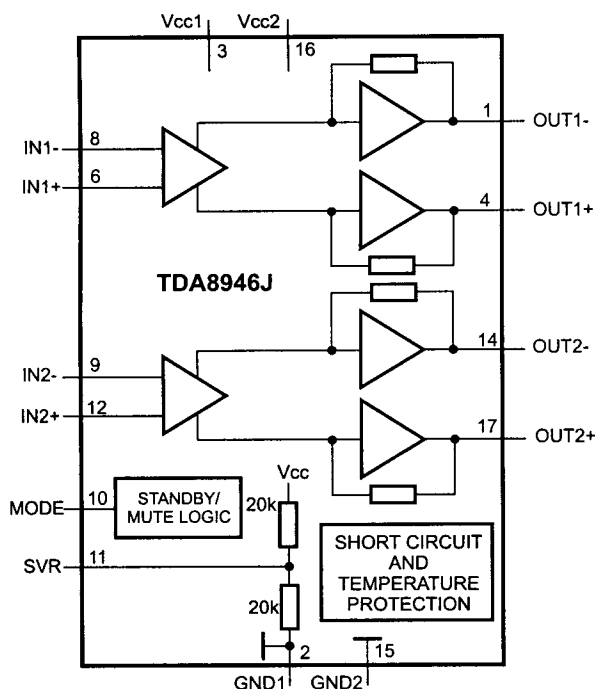
## Stopień odchyłania

Cewkami odchyłania pionowego steruje układ TDA835xJ, który stosowany jest do współpracy z kineskopami o kącie odchyłania 90°, jak i 110°. Może on pracować w dość szerokim zakresie częstotliwości, bo od 25Hz aż do 200Hz. Stosuje się go również w odbiornikach z formatem obrazu 16:9. Więcej informacji o tym układzie znaleźć można w nr 5/2004 „SE”.

W stopniu końcowym odchyłania poziomego zastosowano tranzystor kluczujący Q401, który sterowany jest impulsami wyjściowymi linii z układu I502 przez transformator T401. W odbiornikach z przekątną kineskopu 25” i większą stosowany jest obwód korekcji EW, który stanowi układ TDA8358J.

## Zasilacz

Zasilaczem steruje układ STR-F6654, który w swojej strukturze zawiera również stopień kluczujący. Po włączeniu zasilania następuje ładowanie kondensatora C806 przez rezystor R802. W momencie, gdy napięcie na tym kondensatorze wzrośnie do 16V układ STR-F6654 rozpoczyna pracę i od tego momentu zasilany jest on z uzwojenia 6-7 transformatora przetwornicy T801. Napięcie z tego uzwojenia nie powinno być mniejsze niż 11V, gdyż w przeciwnym razie nastąpi wyłączenie przetwornicy. Rezystor R805 przeciwdziała zmianom tego napięcia wywołanym zmianami prądu w uzwojeniu wtórnym.



Rys.3. Schemat blokowy TDA8946J.

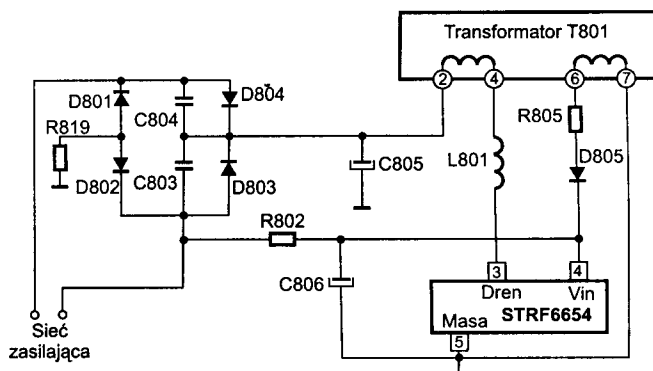
Tabela 1. Opis wyprowadzeń układu TDA8946J

Nr nóżki	Funkcja
1	Wyjście do ujemnego wyprowadzenia głośnika kanału pierwszego
2	Masa kanału pierwszego
3	Zasilanie kanału pierwszego
4	Wyjście do dodatniego wyprowadzenia głośnika kanału pierwszego
5, 7, 13	Niepołączone
6	Wejście + kanału pierwszego
8	Wejście - kanału pierwszego
9	Wejście - kanału drugiego
10	Wejście przełącznika trybu pracy (mute, standby)
11	Połowa napięcia zasilania
12	Wejście + kanału drugiego
14	Wyjście do ujemnego wyprowadzenia głośnika kanału drugiego
15	Masa kanału drugiego
16	Zasilanie kanału drugiego
17	Wyjście do dodatniego wyprowadzenia głośnika kanału drugiego

Uproszczony schemat układu startowego przedstawiono na rysunku 4.

W momencie włączenia wewnętrznego tranzystora MOSFET układu STR-F6654 następuje ładowanie wewnętrznego kondensatora do napięcia 6.5V. W tym samym czasie na nóżce 1 tego układu pojawia się taki sam przebieg jak na drenie tranzystora. Jeżeli napięcie na n.1 przekroczy próg 0.73V zostanie to wykryte przez komparator, który spowoduje odwrócenie fazy impulsów generatora, a co za tym idzie zablokowanie tranzystora MOSFET. W czasie zablokowania tego tranzystora następuje rozładowywanie kondensatora C1 przez wewnętrzny rezystor R1. Jeżeli napięcie na C1 spadnie do 3.7V, następuje odblokowanie tranzystora MOSFET i na wyjściu pojawiają się impulsy sterujące, a na kondensatorze C1 napięcie w krótkim czasie osiąga znowu 6.5V.

Napięcie z wyprowadzenia 12 transformatora przetwornicy po wyprostowaniu zasila stabilizator I823, na wyjściu którego uzyskiwane jest napięcie 5V. Napięciem tym zasilane są kolejne stabilizatory I826 (3.3V) i I827 (2.5V), które dostarczają napięcia zasilające do procesora sterującego I701. Jego nóżki 42 i 9 zasilane są napięciem 2.5V, a do nóżek 11 i 44



Rys.4. Uproszczony schemat układu startowego zasilacza chassis CP830F.

doprowadzono napięcie równe 3.3V. Również napięciem 3.3V zasilana jest nóżka 8, do której podłączony jest obwód *resetu*. Po podaniu tych napięć mikrokontroler I701 inicjuje pracę, a na jego nóżce 52 pojawia się stan wysoki, który powoduje przewodzenie tranzystora Q809, a tym samym zablokowanie tranzystora Q808 oraz przewodzenie Q807. Przewodzenie Q807 powoduje podanie masy na bramkę układu I810 i zablokowanie go. Również nie przewodzą tranzystory Q810 i Q811. W rezultacie po stronie wtórnej transformatora T801 uzyskuje się następujące napięcia:

- 130V, które służy do zasilania stopnia wyjściowego linii,
- 14.5V do zasilania wzmacniacza fonii I602,
- 14 V do zasilania stopnia sterującego linią,
- 8V do zasilania procesora fonii I601,
- 5V, które zasila klika układów: I101, I502, I601, I702 oraz głowicę,
- 3.3V do zasilania I501 i I502,
- S/B 5V do zasilania I703,
- S/B 3.3V do zasilania I701.

Pozostałe napięcia zasilające, konieczne do poprawnej pracy odbiornika uzyskuje się na pomocniczych uzwojeniach transformatora wysokiego napięcia T402, są to:

- 35V do zasilania I301,
- 11V również zasilające układ I301,
- 33V do przestrajania głowicy,
- 180V do zasilania I901.

Nie należy zapominać, że głównym zadaniem tego transformatora jest wytworzenie wysokiego napięcia. Wartość tego napięcia zależy od przekątnej kineskopu. Dla kineskopów 20"÷21" powinno ono wynosić 25÷26kV, a dla kineskopów 25"÷28" napięcie to powinno być równe 26kV. Należy zwrócić uwagę, żeby nigdy nie przekraczało ono wartości 27.5kV w przypadku stosowania kineskopu 20", dla kineskopu 21" wartość ta wynosi 29kV, a dla kineskopów o przekątnej ekranu 25" wysokie napięcie nie może przekroczyć 29.5kV oraz 30kV w przypadku kineskopów 28".

Tabela 3

Nóżka 4	Nóżka 3	Źródło
L	L	Głowica
L	H	AV2 – 16/9
H	L	AV2 – 4/3
H	H	AV2 – 4/3

Tabela 4

Nóżka 6	Nóżka 5	Źródło
L	L	Głowica
L	H	AV1 – 16/9
H	L	AV1 – 4/3
H	H	AV1 – 4/3

Dla stanu *standby* stan niski na nóżce 52 układu I701 powoduje zablokowanie tranzystora Q809, a więc stan wysoki na jego kolektorze, co powoduje przewodzenie I810 oraz tranzystorów Q810 i Q811. Z napięcia pojawiającego się na wyjściu stabilizatora I823 napięcie S/B 5V, które między innymi zasila odbiornik podczerwieni oraz klawiaturę lokalną.

Dodatkowo mikrokontroler I701 komunikuje się za pośrednictwem szyny I<sup>2</sup>C z pamięcią EEPROM (I702) i sprawdza w jakim trybie był odbiornik przed wyłączeniem go wyłącznikiem sieciowym (normalna praca, stan *standby*). Jeżeli wyłączenie nastąpiło, gdy odbiornik był w stanie *standby*, to po włączeniu następuje zablokowanie impulsów sterujących linią i stanem wyjściowym jest *standby*, a jeśli przed wyłączeniem odbiornik był w trybie pracy TV, to do tego trybu zostanie przełączony.

## Sterowanie

Procesorem sterującym jest układ SDA55xx (I701), jest to 8-bitowy mikrokontroler bazujący na rdzeniu jednocukrowego procesora 8051 z funkcjami sterowania odbiornikiem telewizyjnym, dekodera teletekstu oraz generatora znaków OSD. W tabeli 2 przedstawiono funkcje pełnione w chassis CP830 przez poszczególne porty tego procesora.

Sygnal automatycznej regulacji częstotliwości doprowadzony do nóżki 15 tego procesora jest wykorzystywany przez wewnętrzny program do ustalenia częstotliwości przestrajania. Typowo okno ARCz zawarte jest między 50kHz a 100kHz.

Tabela 2. Funkcje portów procesora SDA55xx w chassis CP830

Nr nóżki	Symbol	Konfiguracja		Funkcja
		Standby	TV ON	
3	S/SW2	Otwarty dren	Otwarty dren	Tabela 3
4	S/SW2	Otwarty dren	Otwarty dren	
5	S/SW1	Otwarty dren	Otwarty dren	
6	S/SW1	Otwarty dren	Otwarty dren	Tabela 4
8	RESET out	Stan niski	Otwarty dren	Reset procesora wideo
15	AFT	Wysoka impedancja	Wysoka impedancja	Wejście ARCz
16	AGC in	Wysoka impedancja	Wysoka impedancja	Wejście ARW
17	KEY	Wysoka impedancja	Wysoka impedancja	Wejście klawiatury lokalnej
18	OCP	Wysoka impedancja	Wysoka impedancja	Zabezpieczenie przed nadmiernym wzrostem prądu
21	Mod SW	Wysoka impedancja	Push Pull	High – modulacja negatywna, Low – modulacja pozytywna (L/L')
22	SECAM L'	Wysoka impedancja	Push Pull	Low = L, High = L'
23	IR	Wysoka impedancja	Wysoka impedancja	Wejście sygnału zdalnego sterowania
24	SOUND INTInput	Wejście	Wejście przerwania dla toru fonii	Inicjowanie przerwania
48	AGC out	-	Wyjście PWM	Sterowanie ARW dla głowicy
51	LED	Push Pull	Push Pull	Stan niski: LED czerwony Stan wysoki: LED zielony
52	Power	Push Pull-Low	Push Pull -High	Praca przetwornicy SMPS (Burst/ON)

Tabela 5. Opcja 1

Bity	B7	B6	B5	B4	B3	B2	B1	B0
1	Wyłączony TOP text	Wyłączony FASTEXT (FLOF)	Kineskop 4:3	Wyłączona siła głosu/balans dla słuchawek	Wyłączone Virtual Dolby	Wejście SVHS3 jest nieaktywne	Opcje głowicy: 00 = Philips 01 = nie wykorzystane 10 = Alps 11 = Partsnic (DW)	
0	Włączony TOP text	Włączony FASTEXT (FLOF)	Kineskop 16:9	Włączona siła głosu/balans dla słuchawek	Włączone Virtual Dolby	Wejście SVHS3 jest aktywne		

Tabela 6. Opcja 2

Bity	B7	B6	B5	B4	B3	B2	B1	B0
1	0	Nadajnik zdalnego sterowania JVC	Wyłączone AVL	Włączona funkcja pochylenia obrazu	Dostępna lista programów	Wartości przypisane bitom B2, B1 i B0 określające prąd kineskopu przedstawiono w tabeli 7		
0		Nadajnik zdalnego sterowania Daewoo	Włączone AVL	Wyłączona funkcja pochylenia obrazu	Lista programów jest niedostępna			

Tabela 7. Wartości bitów B2, B1 i B0 opcji 2

B2	B1	B0	Prąd kineskopu [mA]		Kineskop
			Wartość nominalna	Wartość maksymalna	
0	1	0	1.05	1.20	4/3 – super flat, 16/9 – super flat
1	1	0	1.30	1.45	4/3 – real flat, 16/9 – real flat

Wyjście z trybu serwisowego następuje po naciśnięciu przycisku [ MENU ] lub [ STANDBY ].

W trybie serwisowym możliwy jest wybór opcji OPTION1 i OPTION2, za pomocą których możliwe jest ustawienie trybu pracy odbiornika. W tabelach 5, 6 i 7 przedstawiono znaczenie poszczególnych bitów opcji.

Minimalny krok przestrajania głowicy wynosi 50kHz.

Format obrazu może być ustawiany automatycznie, gdy włączona jest funkcja AUTO. Użytkownik zawsze może zmienić te ustawienia. Dane do automatycznego ustawienia formatu obrazu pochodzą z dwóch źródeł, a mianowicie z:

- WSS (*Wide Screen Signalling Information*). Sygnał ten nadawany jest na początku 23 linii każdej ramki,
- napięcia z wyprowadzenia 8 gniazd scart (*Slow Switching*).

Dostępne są następujące formaty: 4:3, 14:9, 16:9, ZOOM 14:9, ZOOM 16:9, FULL SCREEN.

Układ procesora sterującego zawiera obwód, który kontroluje poziom wybranego napięcia po wtórnej stronie transformatora przetwornicy. Próbką tego napięcia doprowadzona jest do nóżki 18 i jeżeli jego wartość będzie niższa od ustalonego poziomu, nastąpi wyłączenie odbiornika do stanu *standby*. Ponowne uruchomienie odbiornika możliwe jest dopiero po wyłączeniu go wyłącznikiem sieciowym.

Oprogramowanie odbiorników: DTH-29U7, DTH-29U8, DTH-2881, DTH-28W8, DTH-28W9 umożliwia sprawdzanie, czy na poszczególnych programach nadawany jest kod VPS CNI. Jeżeli kod taki zostanie wykryty, to podczas strojenia poszczególnym programom automatycznie nadawane są nazwy.

## Tryb serwisowy

Aby wejść w tryb serwisowy należy:

- wybrać program o numerze 91,
- ustawić „ostrość” na minimum i wyłączyć wszystkie opcje menu,
- w ciągu 2 sekund nacisnąć następujące przyciski: [ CZERWONY ], [ ZIELONY ] i [ MENU ].

Po wejściu w tryb serwisowy na ekranie wyświetlana jest informacja o wersji oprogramowania, np. „SERVICE V1.00”. Zmianę pozycji w menu serwisowym umożliwiają przyciski [ GÓRA ] / [ DÓŁ ], a zmianę wartości przyciski [VOL+], [VOL-] na nadajniku zdalnego sterowania.

## Regulacje

### Regulacja lokalnego generatora (VCO)

Na wejście odbiornika podać sygnał pasów kolorowych o częstotliwości odpowiadającej wybranemu kanałowi, a następnie wejść w tryb serwisowy, wybrać parametr AFT i tak regulować cewką L150, aż jego znacznik znajdzie się on w centralnym położeniu, co odpowiada wartości 32.

### Regulacja ARW

Na wejście antenowe podać sygnał pasów kolorowych o poziomie  $64\text{dB}\mu\text{V} \pm 2$ , wejść w tryb serwisowy i po wybraniu parametru AGC nacisnąć [ OK ] i poczekać aż poziom ARW ustabilizuje na optymalnej wartości.

### Regulacja napięcia siatki drugiej i ostrości

Po podaniu na wejście odbiornika sygnału pasów kolorowych należy wejść w tryb serwisowy, z menu serwisowego wybrać parametr G2-SCREEN i regulując potencjometrem napięcia siatki drugiej na transformatorze wysokiego napięcia ustawić ten parametr na 32 (centralna pozycja). Drugi potencjometr na tym transformatorze służy do regulacji ostrości obrazu.

### Regulacja geometrii w pionie

W celu eliminacji zniekształceń odchylenia pionowego, należy dokonać korekty następujących parametrów: V.LINEAR (liniowość odchylenia pionowego), S CORRECT (korekcja S), VERT SIZE (wysokość obrazu), VERT CENT (centrowanie).

### Korekcja E-W

Przed przystąpieniem do tych regulacji, należy wycentrować obraz w poziomie zmieniając wartość parametru HOR CEN. Korekcja E-W realizowana jest przez zmianę wartości następujących parametrów: PARABOLA, HOR WIDTH, CORNER, HOR PARAL, EW TRAPEZ. □